

第六届

全国大学生集成电路创新创业大赛

报告类型*: 详细设计方案

参赛杯赛*: “圣邦杯”

作品名称*: 低功耗、高精度延迟补偿 RC 振荡器

队伍编号*: CICC1277

团队名称*: 发际线和我作队

目录

1. 赛题要求.....	1
2. 系统架构分析.....	2
3. 关键技术原理分析.....	3
3.1. LDO.....	3
3.2. VCR.....	6
3.2.1. 启动电路.....	7
3.2.2. VREF 公式推导.....	7
3.2.3. 完全关断实现.....	8
3.3. OSC.....	9
3.3.1. 电路结构.....	9
3.3.2. 基于控制信号的振荡器的工作分析.....	10
3.4. LEVEL-SHIFTER.....	13
4. 前仿结果.....	14
4.0. 仿真 testbench 的搭建.....	14
4.1. VREF 基准电压变化率.....	15
4.2. 正常工作波形图.....	16
4.3. 振荡频率随温度变化.....	18
4.4. 振荡频率随电源变化.....	19
4.5. 电路关断与启动.....	20
4.5.1. 关闭状态功耗.....	20
4.5.2. 启动时间.....	21
4.6. 平均功耗与分布.....	22
4.7. 工艺角蒙特卡洛仿真与校准.....	23
SS 工艺角校准.....	24
FF 工艺角校准.....	24
SF 工艺角校准.....	25
FS 工艺角校准.....	25
4.8. 器件失配蒙特卡洛仿真结果.....	26
5. 版图与验证.....	27
5.0. 版图整体布局.....	27
5.1. DRC 运行结果.....	28
5.2. LVS 运行结果.....	29
5.3. 后仿结果与校准.....	30
6. 系统总体性能对比.....	32
7. 总结.....	33
参考文献.....	33

1. 赛题要求

振荡器能够给时序电路提供参考时钟，伴随着芯片复杂度和集成度的提高，集成化、高精度、低功耗成为振荡器的发展方向，这需要创新性的设计方法来克服片上器件的非理想性，在各种工作条件下保持频率的稳定。相比于晶振或 LC 振荡器，RC 振荡器因其在功耗、面积、频率稳定性等方面综合表现突出而广受青睐。本题目要求为：设计应用于数模混合信号芯片的高频率精度、高频率稳定度、全集成的 RC 振荡器，相关设计指标如下表 1.1 所示：

1. 电源电压范围：2.5V至5.5V
2. 工作温度范围：-40°C至+125°C
3. 振荡器目标频率： $F_{TYP} = 2\text{MHz}$
4. 典型频率精度：在电源4V、温度27°C条件下， $ F - F_{TYP} < 0.25\% \times F_{TYP}$
5. 时钟输出信号占空比范围： $49.5\% < \text{Duty Cycle} < 50.5\%$
6. 频率随电源的变化：在整个电源电压范围内， $ F_{MAX} - F_{MIN} < 1.0\% \times F_{TYP}$
7. 频率随温度的变化：在整个工作温度范围内， $ F_{MAX} - F_{MIN} < 1.0\% \times F_{TYP}$
8. 工作状态平均电流：在整个工作电压范围内， $I_Q < 50\mu\text{A}$
9. 支持完全关闭，关闭状态下为零功耗
10. 启动后从完全关闭到频率稳定（频率偏差小于5%）的时间： $T_{STARTUP} < 25\mu\text{s}$
11. 建议使用 CSMC 0.18 μm 工艺进行设计
12. 建议外部接口为电源、地、使能、满摆幅时钟输出和可选的数字修调控制位

表格 1.1

2. 系统架构分析

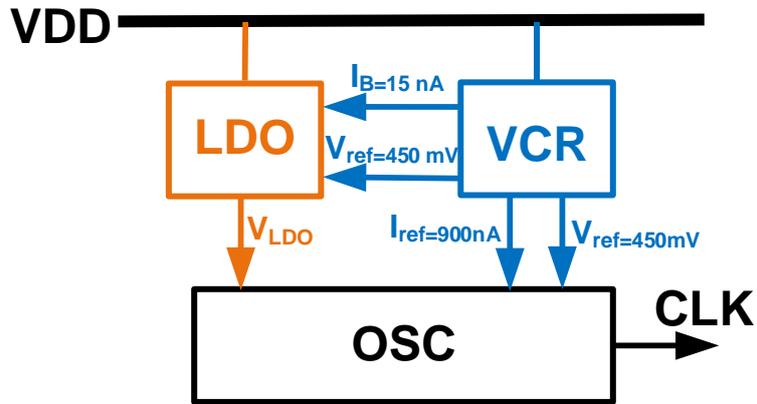


图 2.1

本设计所采用的弛豫振荡器的系统架构如图 2.1 所示，其中包括：核心振荡器 oscillator core (OSC)，辅助电路低压差线性稳压器 low dropout regulator (LDO) 和参考电流电压 voltage and current reference (VCR)。LDO 的用于给 OSC 供电从而提高线性调整率 (line regulation)；VCR 用于给 OSC 提供参考电压和参考电流，可以提高温度变化的稳定性并且不会带来太多功耗。其中，VCR 产生的参考电压为 450mV，可为 LDO 提供 15nA 的偏置电流，OSC 提供 900nA 的偏置电流。

3. 关键技术原理分析

3.1. LDO

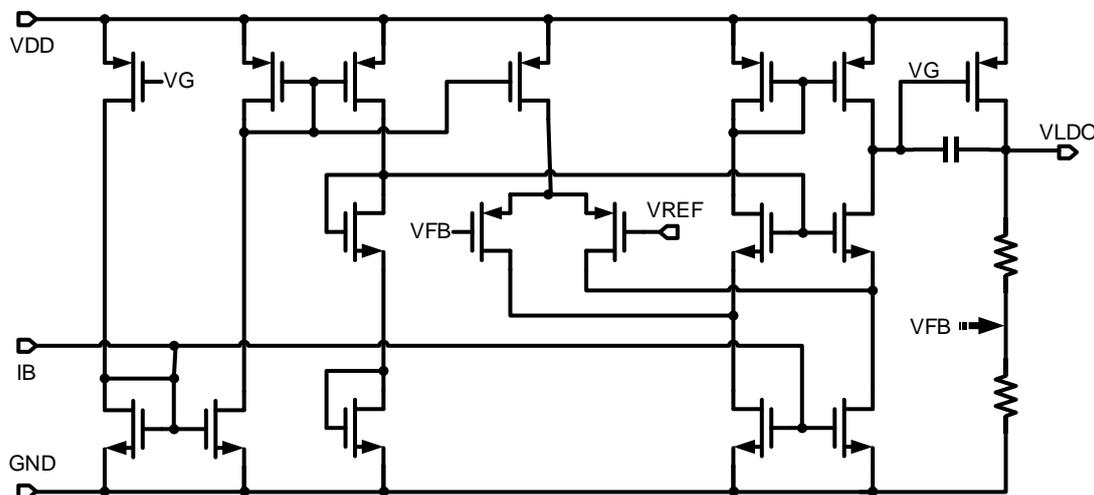


图 3.1.1

LDO 在系统架构中承担为振荡器核心供电的任务,它输入来自 VCR 的 450mV 的参考电压与 15nA 的参考电流,将 2.5V-5.5V 电源电压稳定至 1.35V 输出,图 3.1.1 为 LDO 的电路结构。其所要求的重点性能为其 DC 稳定性,即 line regulation 和 load regulation,以及 PSRR。故此 LDO 设计采用了 folded cascode 作为误差放大器的结构,以获得较大的环路增益,其增益由下式给出:

$$|A_v| \approx g_{m1} \{ [(g_{m3} + g_{mb3})r_{o3}(r_{o1} \parallel r_{o5})] \parallel [(g_{m7} + g_{mb7})r_{o7}r_{o9}] \} \quad (1)$$

折叠式共源共栅结构在具有较高的增益的同时,具有大的输入范围,大的输出摆幅,低的极点频率,使得电路设计变得简单。

同时,LDO 使用了 adaptive bias 技术,进一步降低了功耗,同时保证了 OSC core 在不同的负载条件下具有较为稳定的电压供应。

LDO 电路在设计时用面积与带宽与 DC 性能做了 trade off,其 line regulation 可达 30.6uV/V, load regulation (4V 输入) 可达 496.8uV/mA,其零负载情况下仅消耗 910nA 左右的静态电流。以下图 3.1.2 为输出随输入电压的变化,图 3.1.3 为输出随负载电流的变化,图 3.1.4 为零负载静态电流,图 3.1.5 为 adaptive bias 电流 (4V 输入) 随负载的变化。

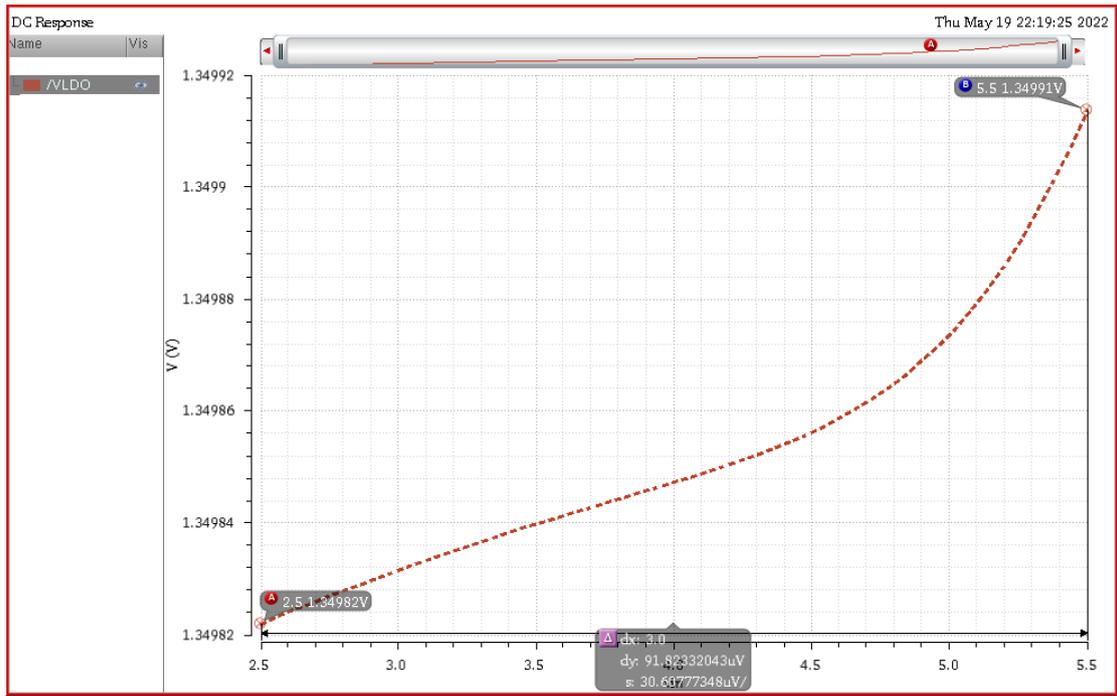


图 3.1.2

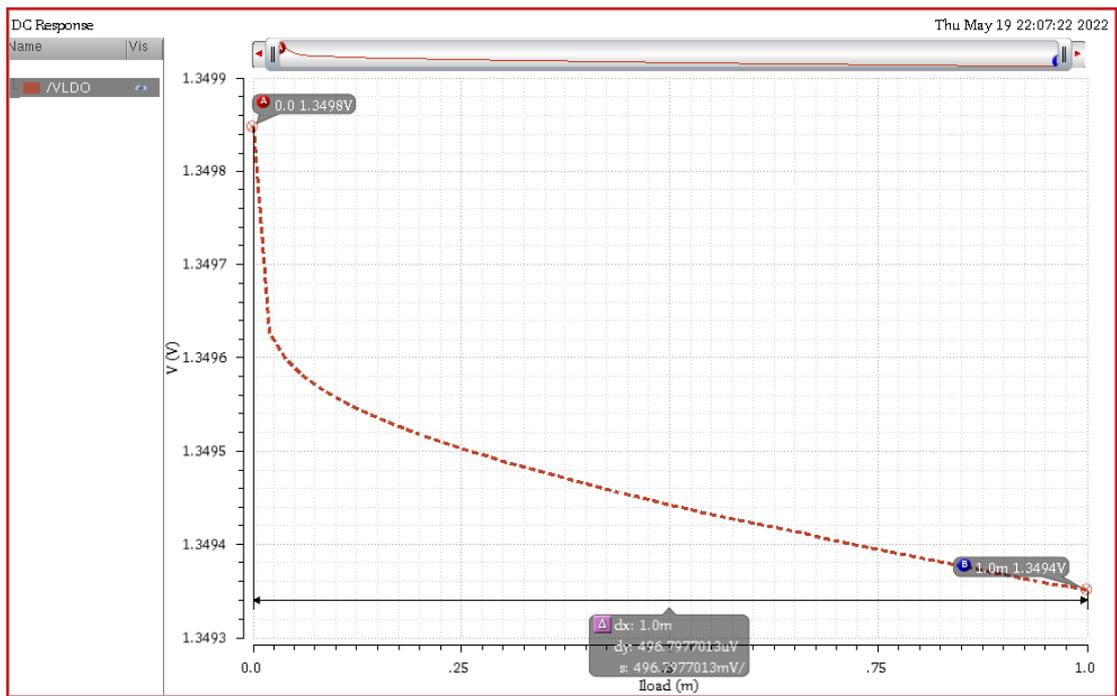


图 3.1.3

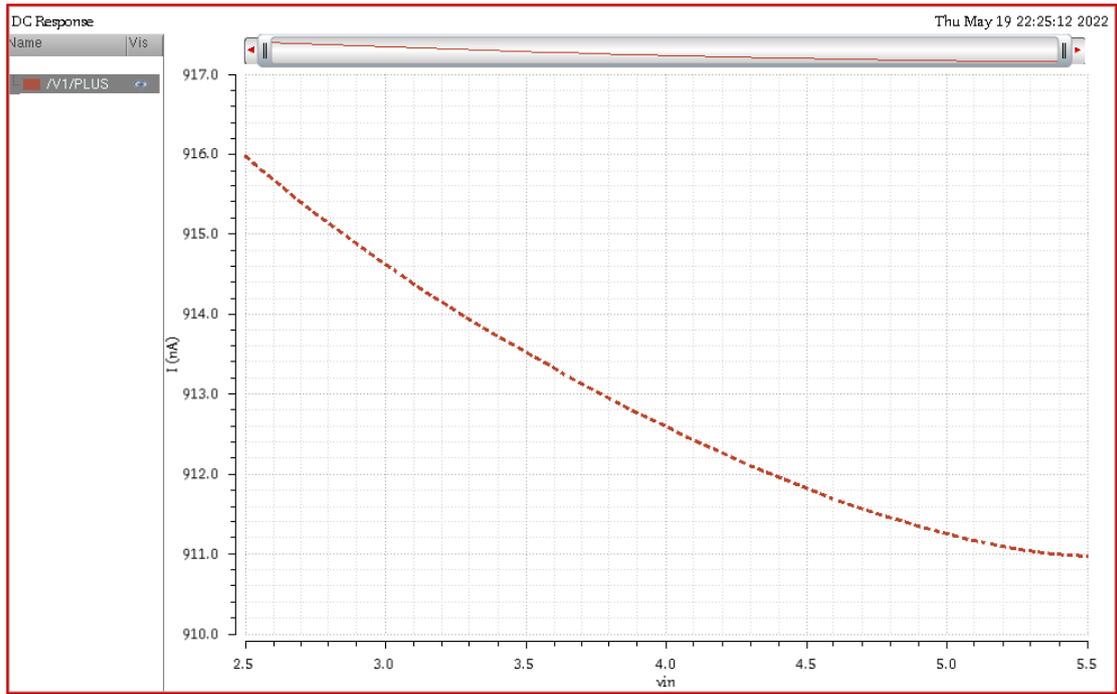


图 3.1.4

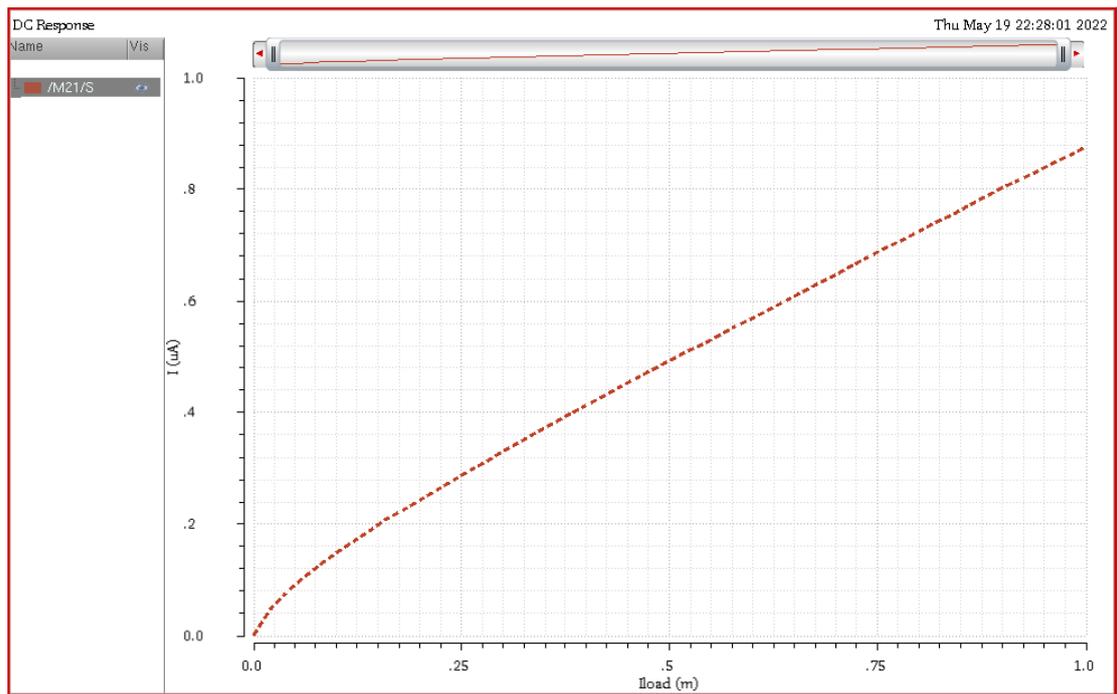


图 3.1.5

3.2. VCR

下图 3.2.1 为本次设计的 VCR (Voltage-Current Reference) 电路结构图, 其中 M_{S1} - M_{S6} 为启动电路, M_1 与 M_2 产生基准电压, 利用 OPA 虚短原理使 A 点电压近似等于基准电压, 并产生基准电流, R_1 为 rppoly 电阻, R_2 为 rpplus 电阻, 通过调节 R_1 的比例调控基准电流的温度稳定性; C_{out} 电容用于稳定基准电压, EN 开关用于控制电路的通断。图 3.2.2 为 OPA 内部结构图。

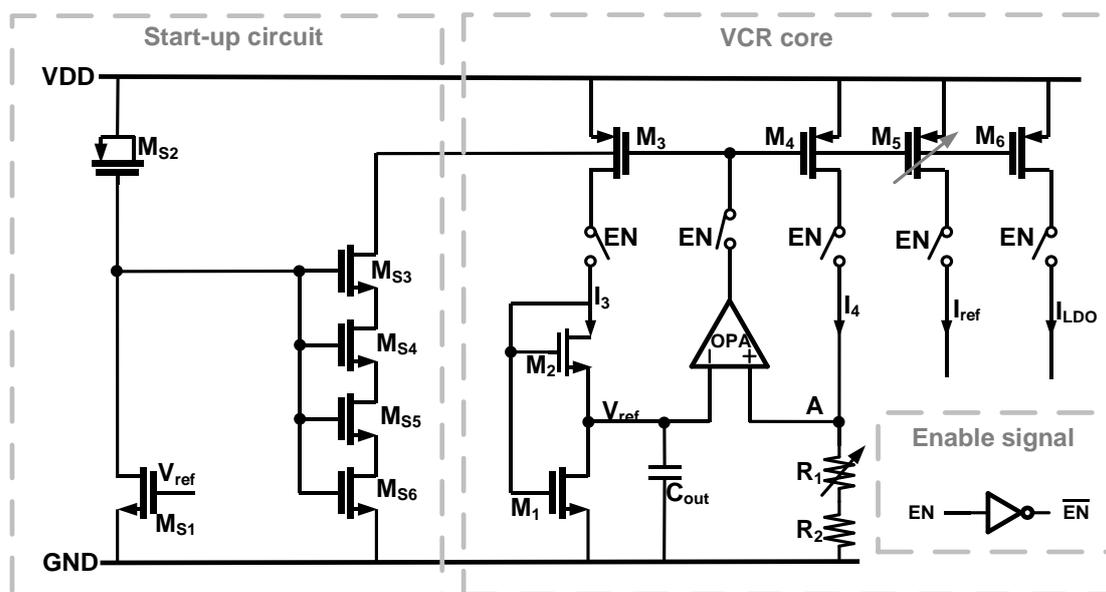


图 3.2.1

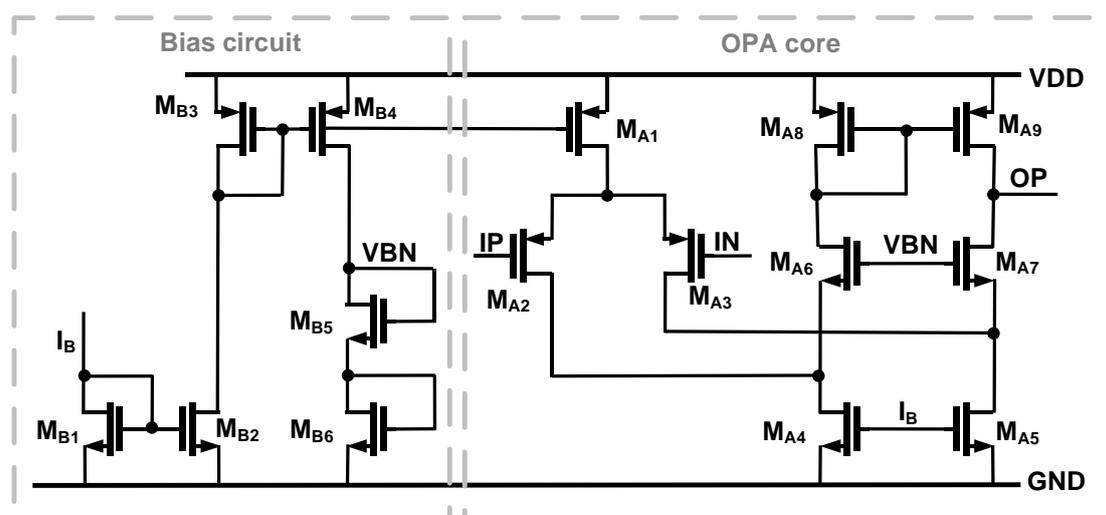


图 3.2.2

3.2.1. 启动电路

VCR 原理图中 M_{S1} - M_{S6} 为启动电路， M_{S2} 作为 MOS 电容， M_{S3} - M_{S6} 做 stack 级联。当电源电压由 0V 上升时， M_{S2} 栅极电压同时上升，此时 M_{S3} - M_{S6} 导通将 PMOS 电流镜栅极电位拉低， V_{REF} 上升。之后 M_{S1} 导通， M_{S3} - M_{S6} 栅极电压被拉低，进而关断，从而实现电路的启动。

3.2.2. V_{REF} 公式推导

当 VCR 启动且 EN 正常导通时，为产生稳定的 V_{REF} ， M_2 与 M_1 管需工作在亚阈值区，电源绝大部分压降落在电流镜上。当 MOSFET 源漏电压 V_{DS} 高于 0.1V 时，其亚阈值电流为：

$$I = KI_0 \exp\left(\frac{V_{GS} - V_{TH}}{\eta V_T}\right) \quad (2)$$

K 为 mos 管尺寸比 ($=W/L$)， $I_0 = [\mu C_{ox}(\eta - 1)V_T^2]$ 是与温度无关的常量， η 为亚阈值摆幅。对于工作在亚阈值区的 M_1 和 M_2 管，忽略 I_0 并假设 $\eta_1 = \eta_2$ ， V_{REF} 可以表示为：

$$V_{REF} = V_{GS1} - V_{GS2} = V_{TH1} - V_{TH2} + \eta V_T \ln\left(\frac{t_{ox1}K_2}{t_{ox2}K_1}\right) \quad (3)$$

考虑 V_{TH} 可以表示为 $V_{TH} = V_{TH}(T_0) + k_t(T - T_0)$ ，其中斜率 k_t 为负值，将该式代入并进一步得到：

$$V_{REF} = V_{TH1}(T_0) - V_{TH2}(T_0) - (k_{t1} - k_{t2})T_0 + (k_{t1} - k_{t2})T + \eta V_T \ln\left(\frac{t_{ox1}K_2}{t_{ox2}K_1}\right) \quad (4)$$

M_1 选择 5V 高压管， M_2 选择 2V 低压管，可令 $|k_{t1}|$ 大于 $|k_{t2}|$ ，从而使负温度系数 ($k_{t1} - k_{t2}$) 能被 V_T 的正温度系数抵消，获得最小的 TC。由于该 CVR 由 LDO 供电，因此同时也具有良好的电压稳定性。

M_1 与 M_2 尺寸可进一步推导：

$$\left(\frac{K_2}{K_1}\right)_{optimal} = \frac{t_{ox2}}{t_{ox1}} \exp\left(\frac{q}{\eta k_B}\right) (k_{t2} - k_{t1}) \quad (5)$$

3.2.3. 完全关断实现

该 CVR 通过控制 EN 开关的导通与关断来控制整个振荡器系统的导通与完全关闭。当开关 EN 导通时，电路正常工作；当开关 EN 关断时，CVR 各支路断开，内部支路以及给 LDO 与 OSC 的参考电流均为 0，同时由于 OPA 输出与 PMOS 电流镜栅极连接断开，PMOS 栅端电压浮空并保持正常导通时的值。 V_{REF} 由于自身接大电容 C_{out} ，且放电支路 M_1 管近似关闭，因此基本可以维持不变。这样当 EN 再次导通时，CVR 能够快速切换至正常工作状态。

3.3. OSC

3.3.1. 电路结构

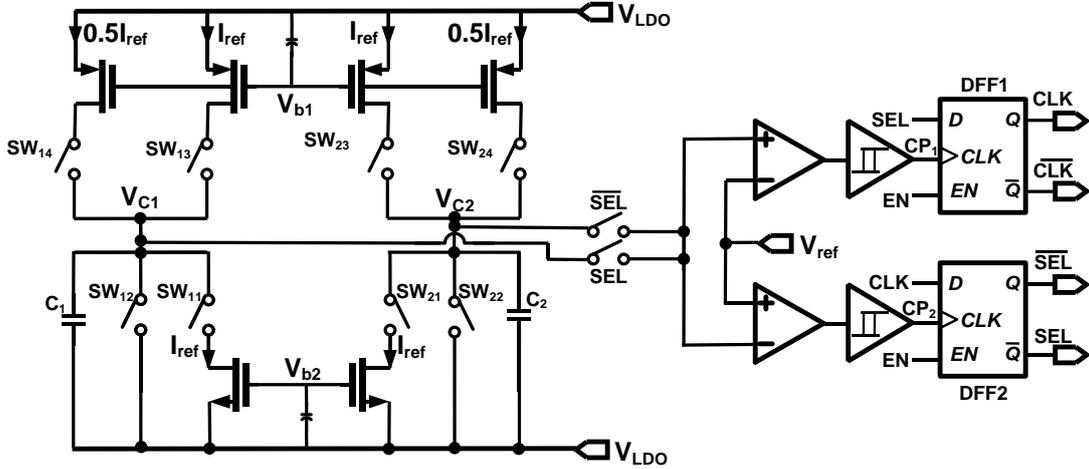


图 3.3.1

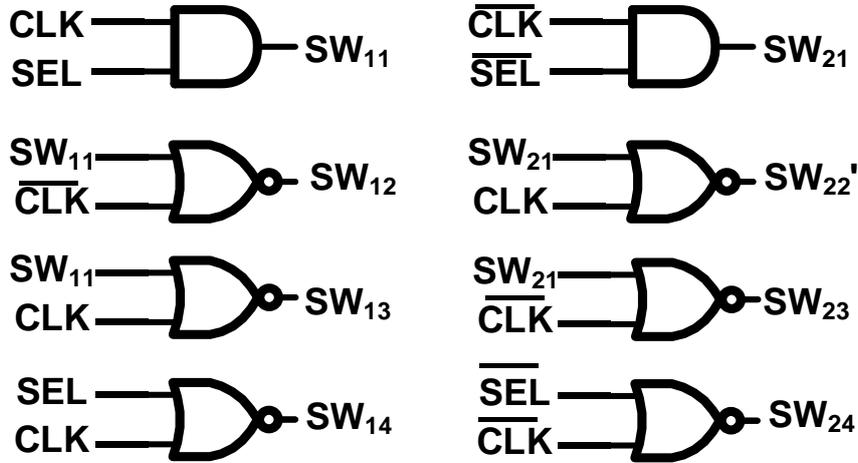


图 3.3.2

如图 3.3.1 所示，本设计的弛豫振荡器电路包括 2 个电容，10 个开关，6 个参考电流，2 个比较器以及数字控制模块。其中，数字控制模块的门级电路结构包含 2 个 D 触发器，2 个与门，2 个或非门，3 个反相器和 1 个或门。每个电容都连接了 5 个开关和来着数字模块的控制信号，可以控制电容的充放电。图 3.3.1 中的开关管的控制机制为：控制信号为高电平时，开关闭合，电路导通；（控制信号为）低电平时，开关断开，电路断路。

3.3.2. 基于控制信号的振荡器的工作分析

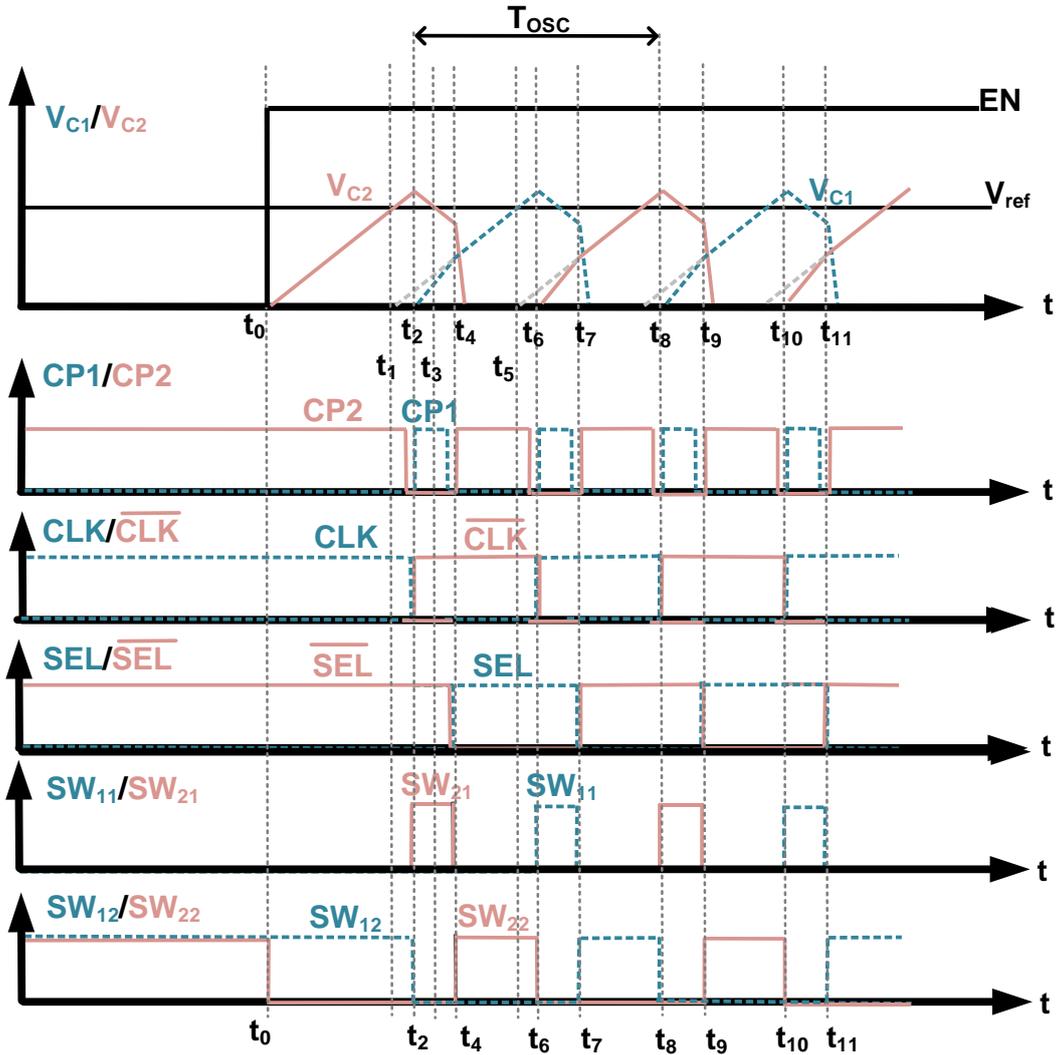


图 3.3.3

图 3.3.2 展示的振荡器的对应波形如图 3.3.3 所示。使能信号 EN 在 t_0 开启，开关控制信号 SW_{22} 断开，参考电流 I_{ref} 开始给 C_2 充电，在时间段 $\langle t_0 \rightarrow t_2 \rangle$ ，电路右半部分的电压 V_{C2} 以压摆率 ($slew\ rate = I_{ref}/C_2$) 线性增加，此时左边的积分模块为初始阶段， V_{C2} 短接到地。在 t_1 时，电压 V_{C2} 积分至等于参考电压 V_{ref} ；在经过比较器 CP1 的延迟 ($t_2 - t_1$)，即在 t_2 时，比较器的输出信号 CP1 从 0 翻转到 1。同时，CP1 为 D 触发器 DFF1 的触发信号，故对应的控制信号发生改变。从 $\langle t_2 \rightarrow t_4 \rangle$ ，开关 SW_{21} 闭合， SW_{22} 断开，电容 C_2 放电电流为 I_{ref} ($SR = -I_{ref}/C_2$)；开关 SW_{13} 和 SW_{14} 闭合，电容 C_1 开始以电流值为 1.5 倍的参考电流 I_{ref} 充电 ($SR = 1.5 I_{ref}/C_2$)，该额外的充电电流将作为对比较器 delay 的补偿。在 t_3 时，电压 V_{C2} 降

到参考电压时，比较器 CP2 将会经过延迟为 $t_3 - t_4$ 后，输出信号 CP2 由 0 变到 1，此时进而实现控制信号的改变，开关 SW_{21} 断开， SW_{22} 闭合，电容 C_2 接地，电路中电容 C_1 接入充电支路，开关 SW_{14} 断开， SW_{13} 继续闭合，电容回复以 $(SR=I_{ref}/C_1)$ 进行充电。左/右电容进行充电时，另一边支路的充电支路保持断开状态，如此在环路形成振荡的同时避免空放电的情况。

以下分析此振荡器可以有效消除由于工艺偏差造成的振荡周期的偏移。假设比较器 CP1 和 CP2 对应的工艺偏差带来的 offset 为 V_{OFF1} 和 V_{OFF2} （如图 3.3.4 所示）。

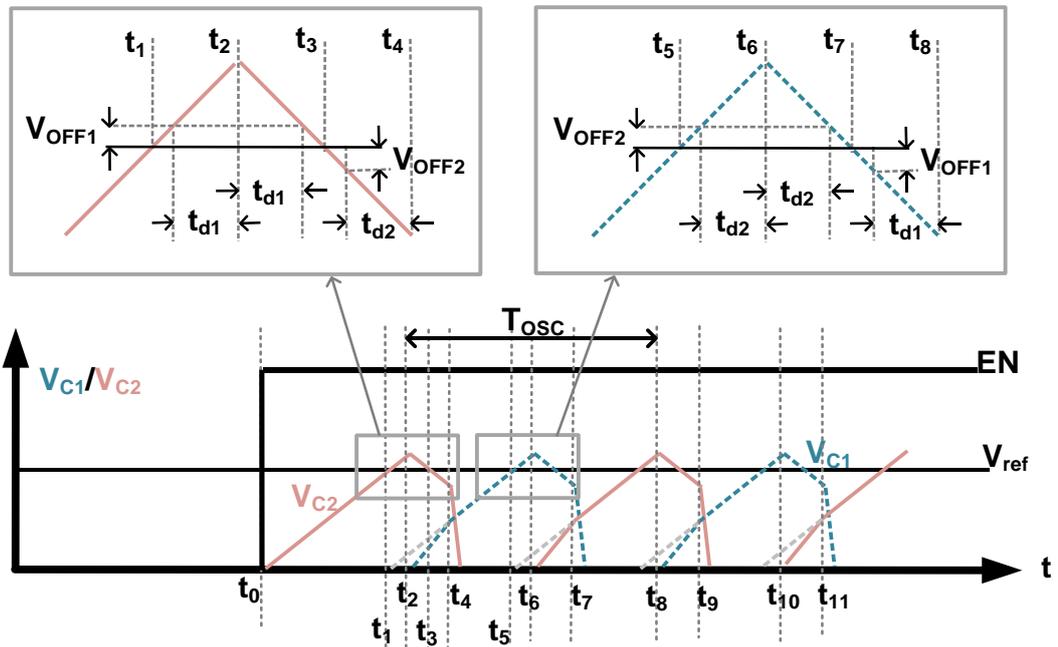


图 3.3.4

对于 $\langle t_1 \rightarrow t_4 \rangle$ 时： $t = t_1$ 时， V_{C2} 达到 V_{ref} ； $\langle t_1 \rightarrow t_2 \rangle$ 为比较器 CP1 的信号发生改变的时间，记为 t_{d1} ， C_2 充电速率 $SR = I_{ref}/C_2$ ； $t = t_2$ 时， DFF1 的信号完成反转； $\langle t_2 \rightarrow t_3 \rangle$ 为改变控制信号后的状态， C_2 放电速率为 $SR = -I_{ref}/C_2$ ； $t = t_3$ 时， V_{C2} 达到 V_{ref} ； $\langle t_3 \rightarrow t_4 \rangle$ 为比较器 CP2 的信号发生改变的时间，记为 t_{d2} ， C_1 充电速率 $SR = 1.5I_{ref}/C_1$ ； $t = t_4$ 时， DFF2 的信号完成反转。同理， $\langle t_5 \rightarrow t_8 \rangle$ 也是同样的分析过程。

弛豫振荡器产生的脉冲波 SW_{22} 和 SW_{11} 对应的脉冲长度分别为：

$$t_{SW22} = t_4 - t_2 = t_{d1} + t_{d2} + \frac{C(V_{OFF1} + V_{OFF2})}{I_{ref}} \quad (6)$$

$$t_{SW11} = t_8 - t_6 = t_{d1} + t_{d2} + \frac{C(V_{OFF1} + V_{OFF2})}{I_{ref}} \quad (7)$$

由于本结构设计使得积分信号 VC1 和 VC2 的压摆率 SR 分别提升了 50%，和传统的振荡器相比，本设计的振荡周期减少了：

$$\Delta T_{OSC} = \frac{1}{2}(t_{SW22} + t_{SW11}) \quad (8)$$

其中，已知传统的振荡器的周期为：

$$T_{OSC0} = \frac{2C}{I_{ref}} \left(V_{ref} + \frac{V_{OFF1} + V_{OFF2}}{2} \right) + t_{d1} + t_{d2} \quad (9)$$

综合上述式子，可得提出的振荡器的周期为：

$$T_{OSC} = T_{OSC0} - \Delta T_{OSC} = \frac{2C}{I_{ref}} \left(V_{ref} + \frac{\Delta V_{OFF}}{2} \right) + \Delta t_d \quad (10)$$

其中，

$$\Delta V_{OFF} = \frac{1}{2}(V_{OFF1} + V_{OFF2} - V_{OFF1} - V_{OFF2}) = 0 \quad (11)$$

$$\Delta t_d = \frac{1}{2}(t_{d1} + t_{d2} - t_{d1} - t_{d2}) = 0 \quad (12)$$

因此，本设计的弛豫振荡器的周期为：

$$T_{OSC} = \frac{2CV_{ref}}{I_{ref}} \quad (13)$$

和传统的弛豫振荡器相比，抵消掉了由于制造工艺偏差存在的 V_{OFF} 的漂移以及比较器延迟时间 t_d 的差异所导致的周期偏移的问题。同时，周期仅由电容 C、参考电压 V_{ref} 和参考电流 I_{ref} 决定，从而可实现更加可靠的性能。

3.4. LEVEL-SHIFTER

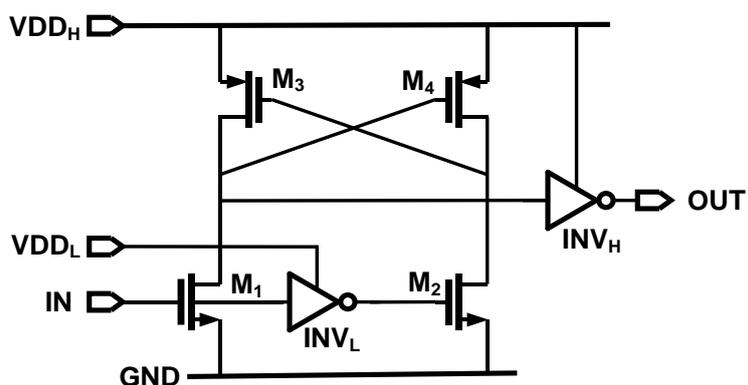


图 3.4.1

本电路采用的 Level-Shifter 电路如图 3.4.1 所示。该模块用于将振荡器产生的低压振荡信号抬升至电源电压。当 IN 为低电平时， M_1 关闭， M_2 导通， M_{D4} 被拉至低电平， M_{D3} 被抬升至高电平，此时输出 OUT 为低电平；当 IN 由低电平变为高电平时， M_1 导通， M_2 关闭， M_{D3}/M_{G4} 下降使得 M_{G3} 上升，使得 M_3 关闭，进一步使 M_{D3} 被拉低。由此 OUT 能够通过高压反相器输出高电平。该设计注意增大 M_1 与 M_4 管尺寸，以确保 M_4 在 V_{D3} 下降时能够使 V_{D4} 大幅度上升，系统构成正反馈使 M_3 能够完全关闭，电路进入稳态。

4. 前仿结果

4.0. 仿真 testbench 的搭建

下图 4.0.1 为振荡器仿真的 testbench 电路。SR<6>-SR<0>为电阻 trimming 位，用于调节振荡频率的温度系数，CT<6>-CT<0>为电流 trimming 位，用于调节振荡频率。EN 为振荡器总开关，EN_osc 为振荡器模块控制开关。VDDA 作为直流电源为振荡器供电，VDDB 给电路内 ESD 模块供电。

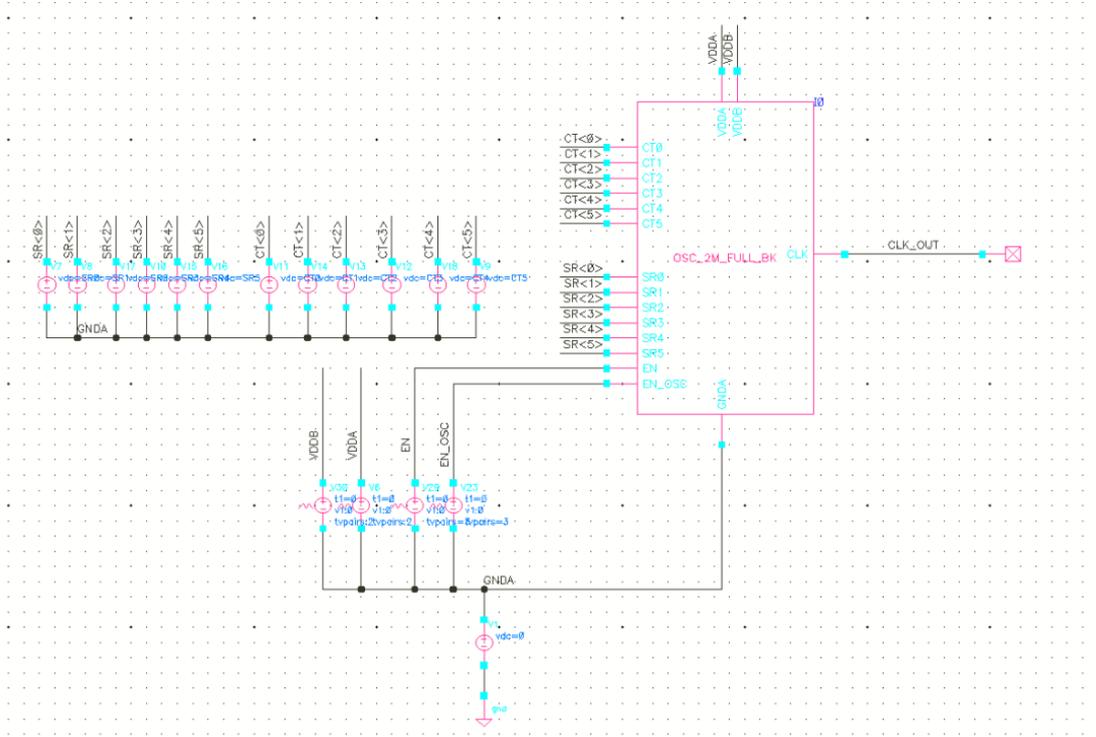


图 4.0.1

4.1. VREF 基准电压变化率

在标准工艺下，电源电压 4V，VCR 模块生成的基准电压在 -40°C - 125°C 温度范围内的变化如下图 4.1.1 所示，理论基准电压为 450mV，变化量为 2.196mV，变化率 0.4%。在常温 27°C 下，基准电压随电源电压的变化如图 4.1.2 所示，由于绝大部分压降落在 5V 电流镜上，基准电压几乎不随电源电压变化，仿真变化量为 $5.847\mu\text{V}$ 。该 V_{REF} 基准电压具有很好的稳定性，将用于偏置电流的产生以及作为 LDO 和振荡器的基准电压。

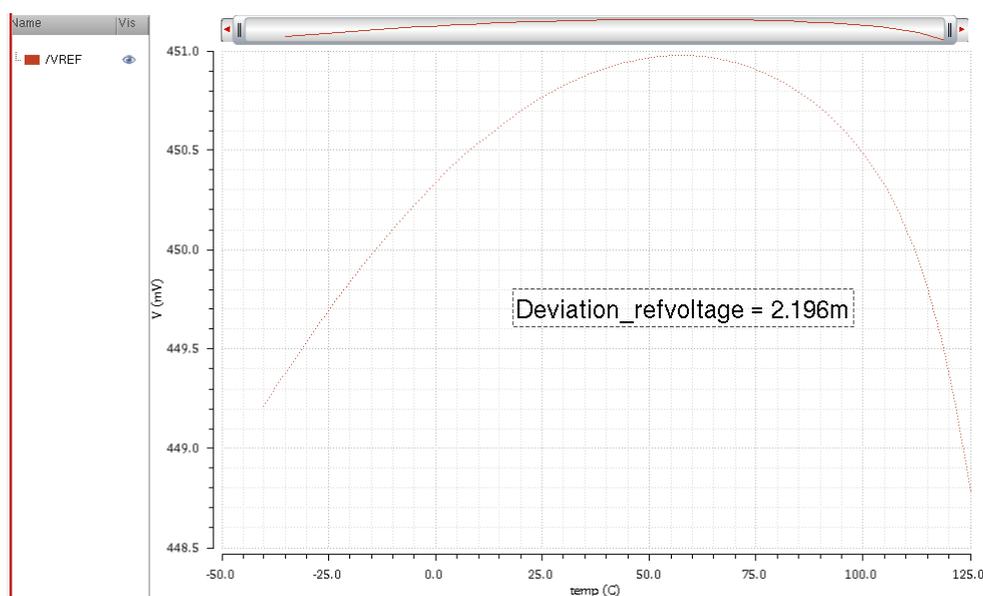


图 4.1.1

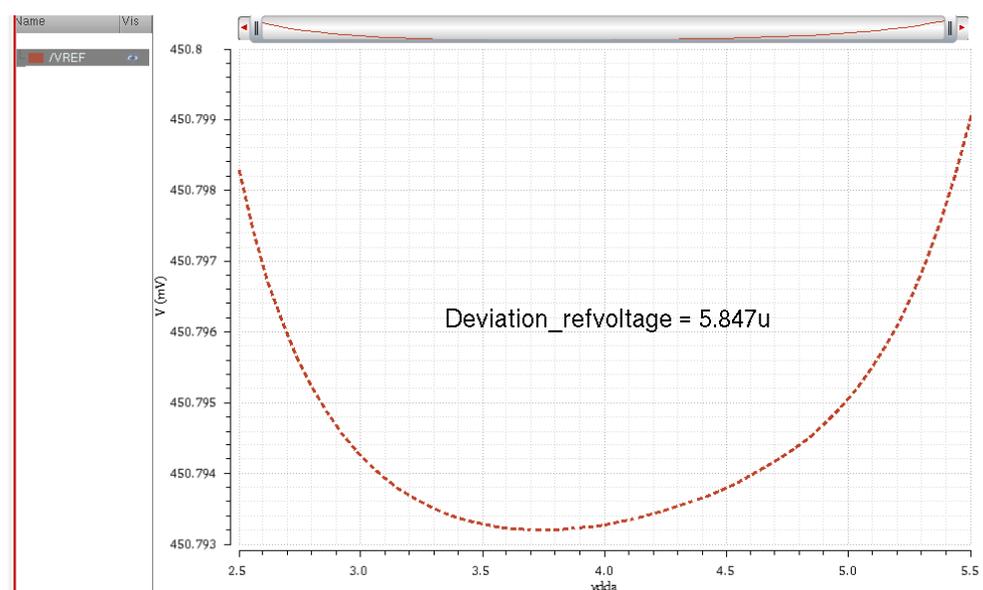


图 4.1.2

4.2. 正常工作波形图

电路启动后的工作波形如下图 4.2.1 所示，当电源电压由 0V 上升至工作电压（标准 4V）时，电路进入待机状态，在 t_t 标准，常温 27°C，工作电压为 4V 时，VCR 输出基准电压 450mV，关于 LDO 供电电压的选取，注意供电电压选取过高会增大振荡器的动态功耗，供电电压选取过低会导致 Level-shifter 无法将过低的电压抬升至电源电压，此处选择 LDO 以 3 倍基准电压 1.35V 给振荡器模块供电。系统等待使能信号 EN_OSC。

当 EN_OSC 跳变为高电平时，振荡器开始以 2MHz 的频率进行振荡，内部振荡支路 clk_g 与 clk_n 为互补信号，振荡幅值为 1.35V，输出信号幅值为 4V。内部支路控制信号见下图 4.2.2，正如第二部分振荡器原理分析，在图中红框处， clk 与 sel 的翻转存在延迟，两者在短时间同为高电平，此时 K21 打开，电路对电容 C_1 以 1.5 倍 I_{ref} 进行充电， V_{C2} 以 I_{ref} 进行放电。待 sel 翻转，电容 C_2 迅速放电，电容 C_1 以 I_{ref} 继续充电。

电容电压 V_{C1} 与 V_{C2} 在每一振荡周期中以不同速率进行充电（ $1.5I_{ref}$ 与 I_{ref} 进行充电）以对比较器 $offset$ 电压与比较延迟进行补偿，使振荡周期更加接近理论值（ $2CV_{ref}/I_{ref}$ ）。

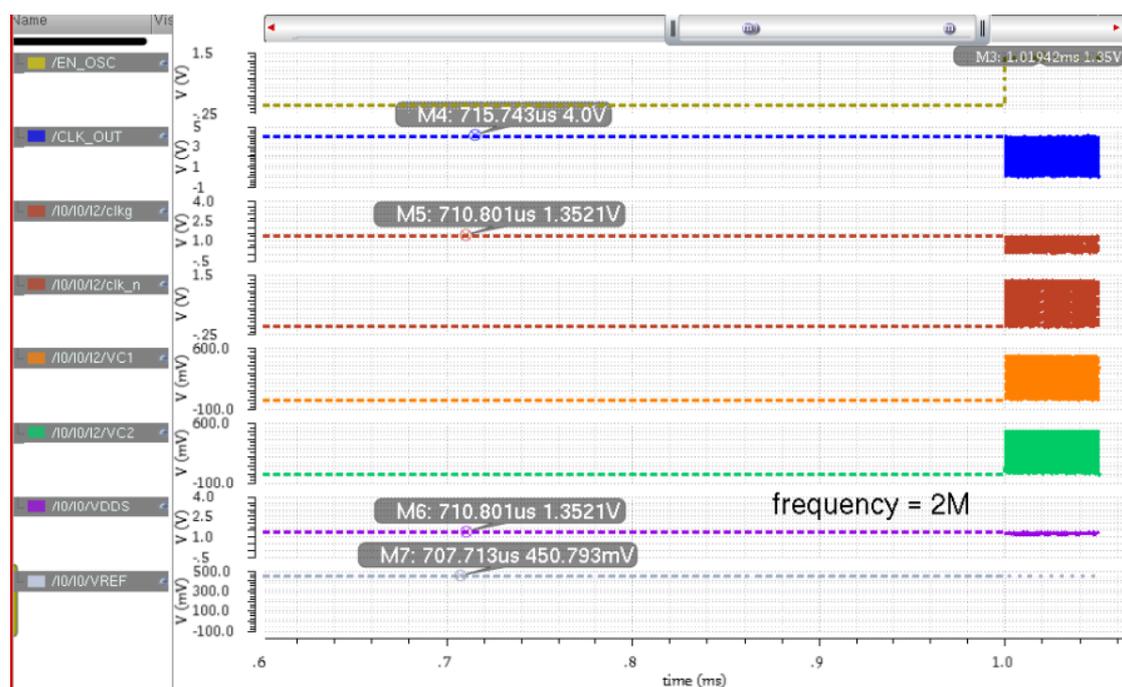


图 4.2.1

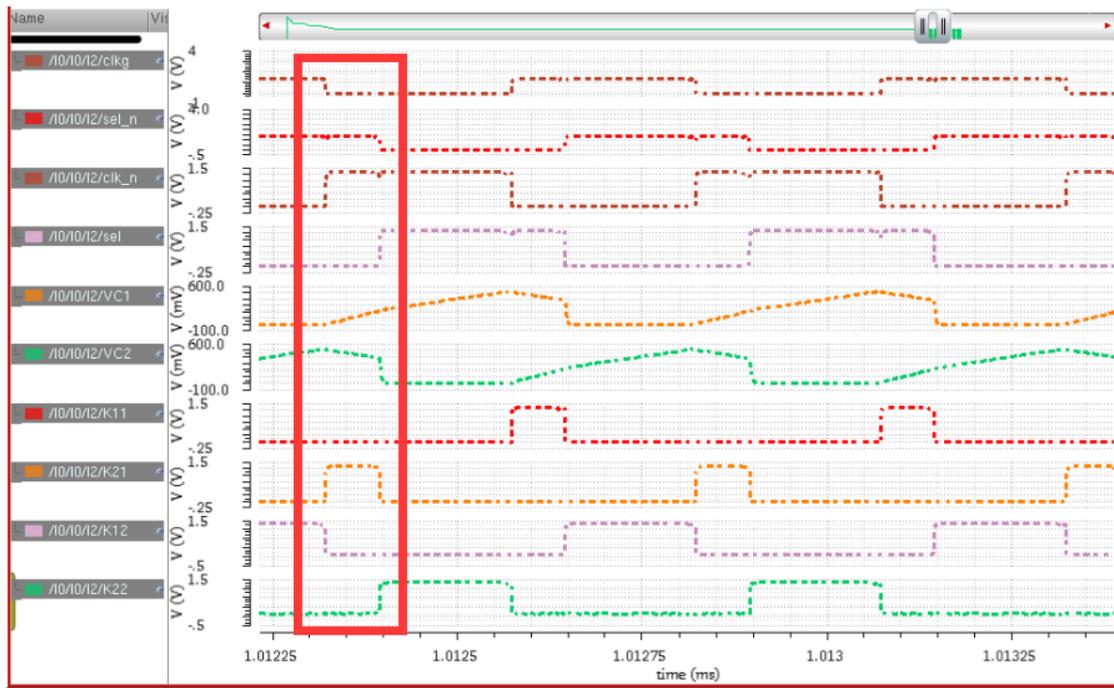


图 4.2.2

见图 4.2.3，振荡输出 clk 与 clk_n 完全互补，可见输出占空比为 50%，符合题目要求（49.5%-50.5%）。

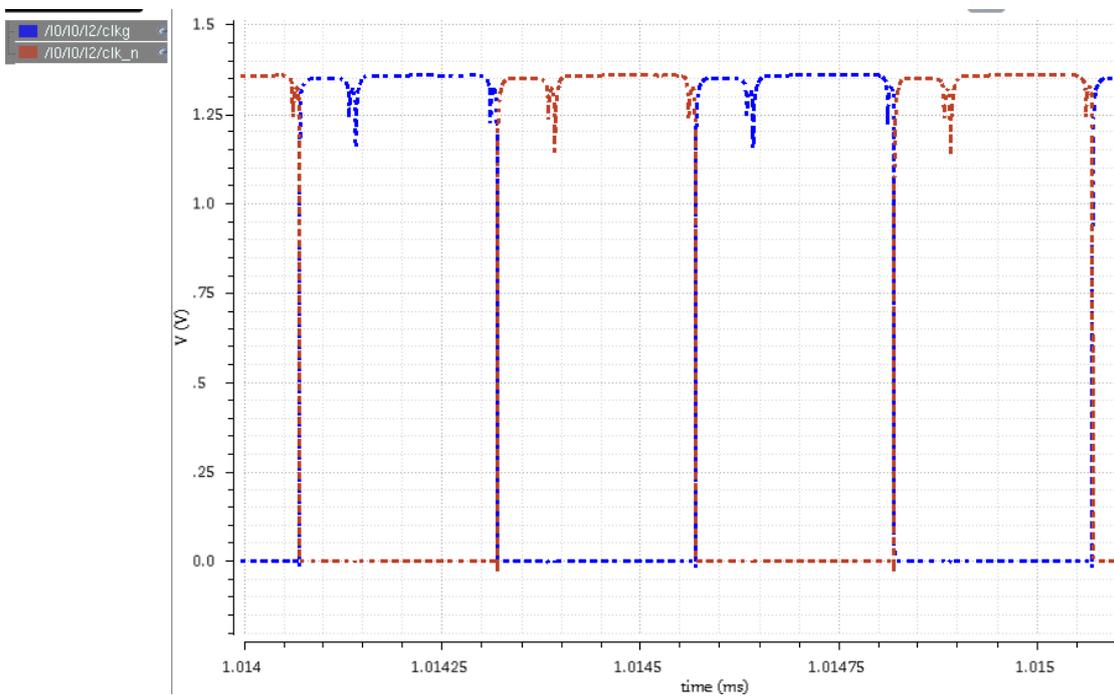


图 4.2.3

4.3. 振荡频率随温度变化

在标准环境下 (t_t , $V_{dc}=4V$)，设置仿真条件在 $-40^{\circ}C$ - $125^{\circ}C$ 范围内取 17 个温度点 (包含典型温度 $27^{\circ}C$)，每个温度点下令振荡器振荡 100us (理论 2000 个周期，以得到稳定的振荡频率)，得到的振荡频率随温度的变化曲线如下图 4.3.1 所示。

在 $27^{\circ}C$ 得到的振荡频率为 2.0004MHz，偏离 0.4kHz，偏离比率为 0.02%，精度满足题目 $<0.25\%$ 的要求。在整个温度范围内，频率最高点 F_{MAX} 与频率最低点 F_{MIN} 相差 9.64kHz，变化量为 29.26ppm，变化比例为 0.48%，低于题目要求的 1% ($1\%/165=60.6ppm$)，频率稳定性较好地满足题目要求。

理论上通过 VCR 产生偏置电压与偏置电流，忽略电容值、偏置电压与电流随温度的变化，且比较器 offset 电压与比较延迟被完美补偿的情况下，频率变化将趋于 0，造成振荡频率随温度变化的原因主要有以下几点：

- VCR 与 LDO 非理想，输出与温度相关
- 数字模块的传输延迟与温度相关
- MOS 器件、产生基准电流的电阻阻值与温度相关

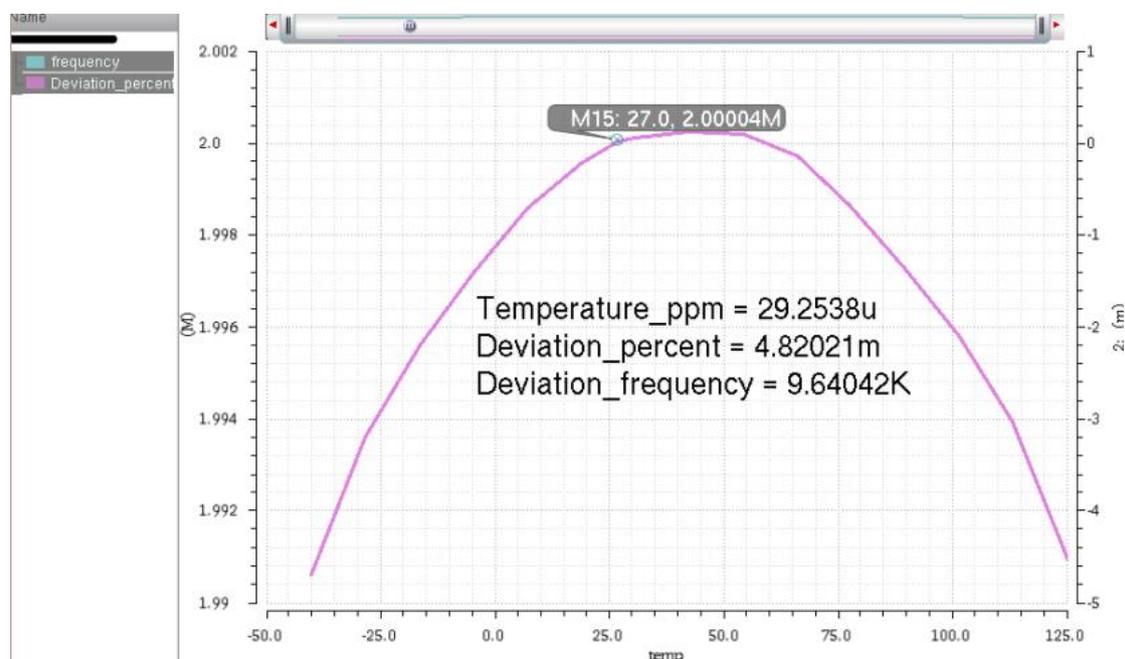


图 4.3.1

4.4. 振荡频率随电源变化

在标准环境下（tt, 27°C）下，振荡器的振荡频率在电源电压为 2.5-5.5V 的变化曲线如图 4.4.1 所示，由图可知频率变化率为 391.6Hz，变化率为 0.0196%，远低于要求的最大偏差率 1%，很好地满足题目要求。

由图 4.4.2，通过 VCR 产生地偏置电流与通过 LDO 产生的输出电压几乎不随电源电压变化，故该振荡器振荡频率能够实现非常好的电源电压稳定性。

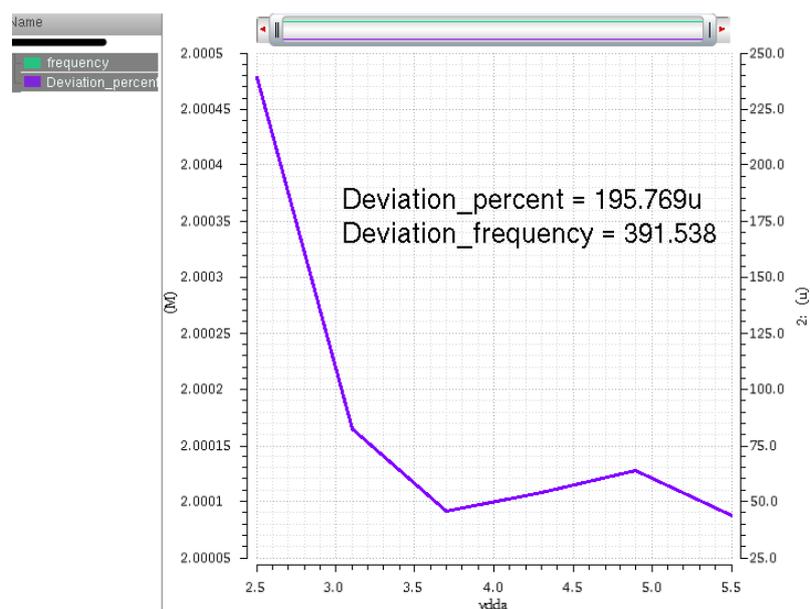


图 4.4.1

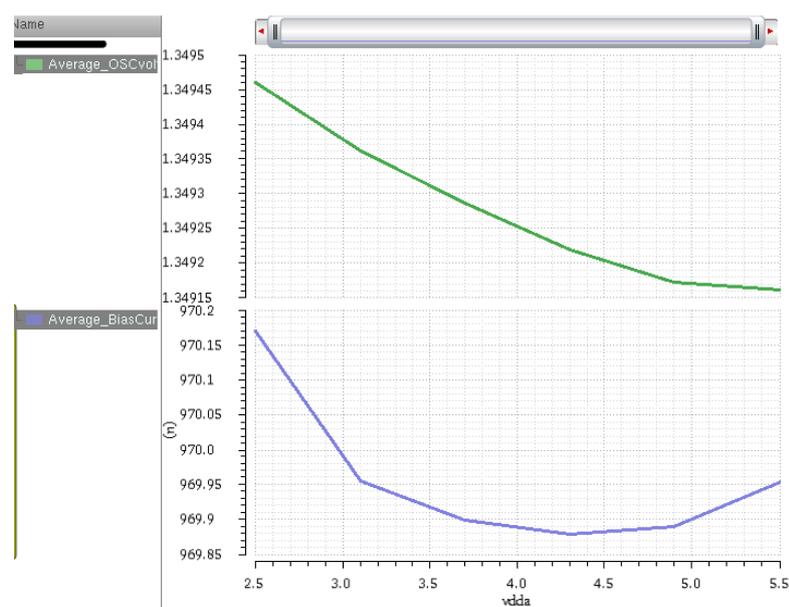


图 4.4.2

4.5. 电路关断与启动

4.5.1. 关闭状态功耗

系统关断与启动仿真波形如下图 4.5.1 所示，当系统总开关 EN 为高电平，振荡器开关 EN_OSC 为低电平时，VCR 与 LDO 正常工作，振荡器进入待机状态。

当 EN_OSC 与 EN 同时为高电平时，振荡器正常工作。如图中所示，在 tt 标准，常温 27°C，工作电压为 4V 时，振荡器平均电流为 8.456 μ A。

当 EN 为低电平时，振荡器关断，此时由于 VDDA 仍为 4V，振荡器输出恒定 4V 高电压，系统电流存在小幅度振荡，平均电流为 10.02nA，近似于完全关断。

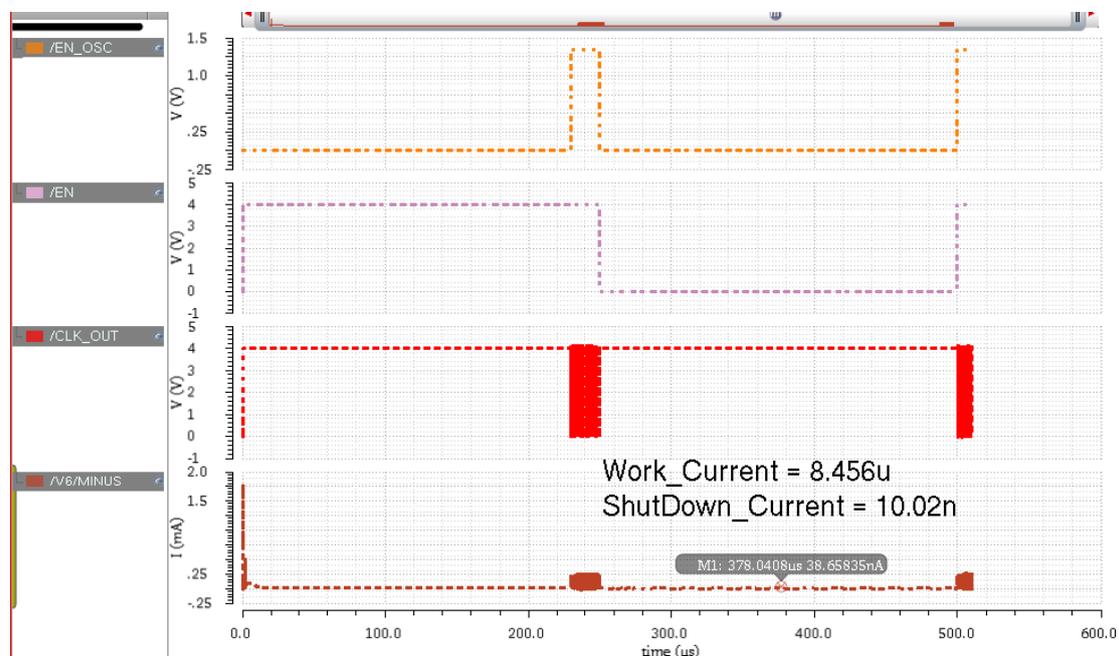


图 4.5.1

4.5.2. 启动时间

当 EN 恢复高电平时，振荡器重新开始工作。

见图 4.5.2，在 500 μ s 处，振荡器重新启动，当振荡器由完全关闭到开始振荡启动时间为 1 μ s，当频率稳定需要经过 5 μ s ($f=2\text{MHz}$, $T=500\text{ns}$, $\Delta T<5\%*T=25\text{ns}$ ，在 505 μ s 处，振荡器周期为 480ns，偏差为 20ns，频率稳定)，满足题目要求 25 μ s 内。

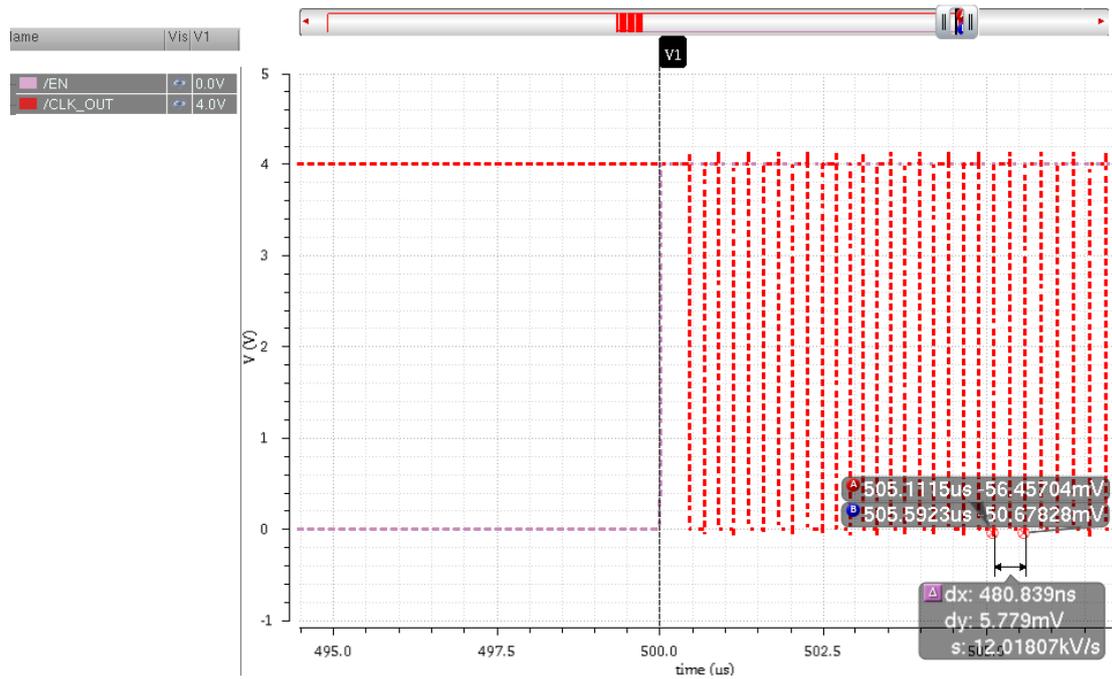


图 4.5.2

4.6. 平均功耗与分布

图 4.6.1 展示振荡器正常工作时（TT 工艺角， $V_{dc}=4V$ ）平均电流随温度，（TT 工艺角， $27^{\circ}C$ ）平均电流随电源电压的变化曲线。可见在 $-40^{\circ}C$ - $125^{\circ}C$ ，电源电压 2.5V-5.5V 范围内，该振荡器平均电流低于 $10\mu A$ ，远低于 $50\mu A$ 的最大电流限制，满足要求。

图 4.6.2 展示该振荡器正常工作时（TT， $27^{\circ}C$ ， $V_{dc}=4V$ ）VCR、LDO、OSC 的功耗占比。其中主要功耗消耗在振荡器模块——63%。

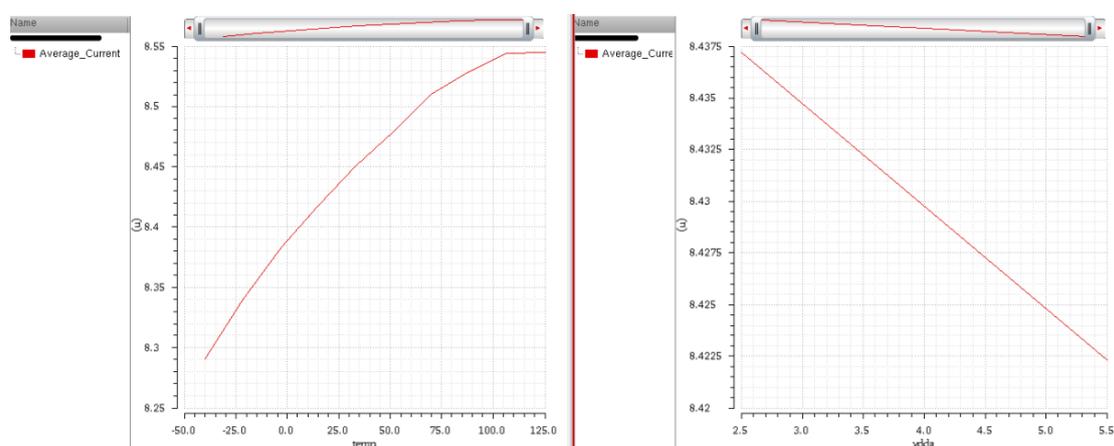
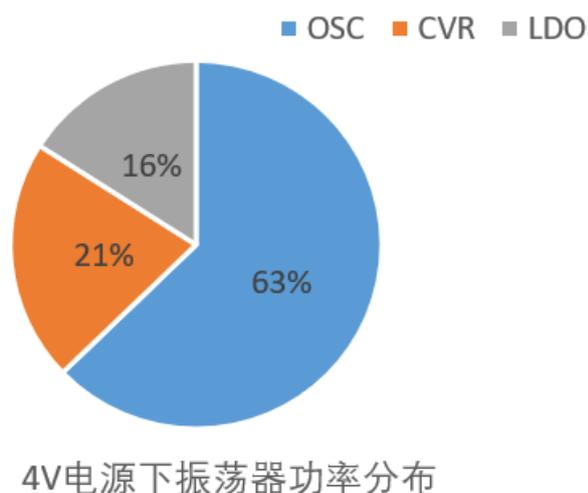


图 4.6.1



4V电源下振荡器功率分布

图 4.6.2

4.7. 工艺角蒙特卡洛仿真与校准

图 4.7.1 所示为该振荡器在电源电压为 4V，电路未进行 trimming 时（RT=0111111，CT=100000），在不同 corners 下的振荡频率随温度的变化曲线。在 SF，TT，FS 工艺角下，振荡器频率偏移较小，在 2MHz 附近；在 SS 与 FF 工艺角下，频率与 2MHz 存在较大偏差，最大达到约 0.75MHz（FF）工艺下。此时需要通过调节 trimming 值使振荡频率满足要求。

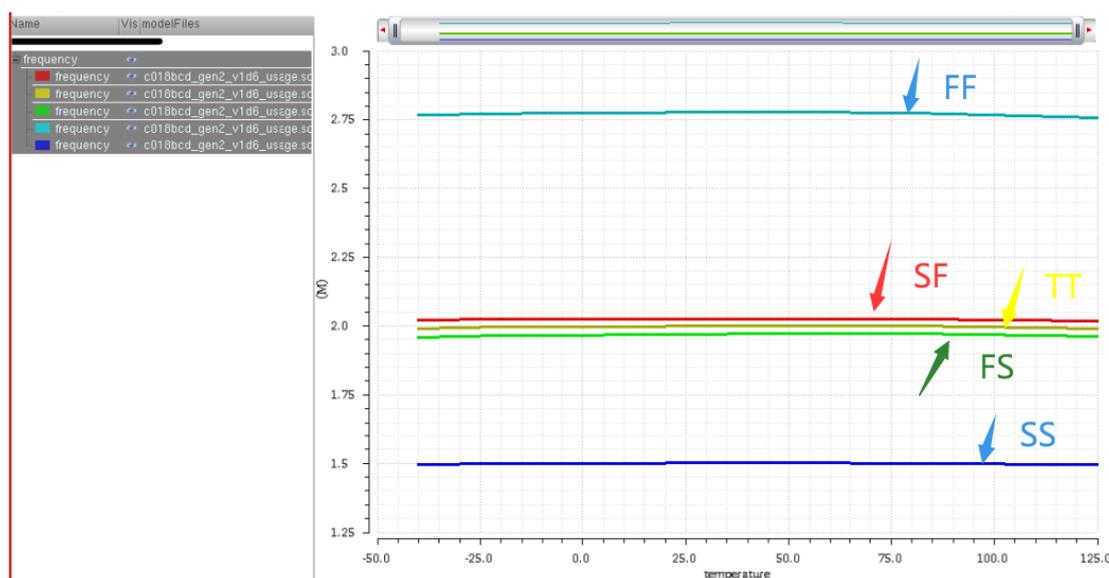


图 4.7.1

由以下过程可知在不同工艺角下，频率精度均可通过调节电阻与电流的数字控制位以获得理想值 2MHz，且温度稳定性满足要求。平均功耗在不同工艺角下均在 10 μ A 附近。可推知该电路在不同工艺下均满足打开与关闭、启动时间、占空比等要求，由于篇幅原因，相关仿真结果未在本报告中列出。

SS 工艺角校准

图 4.7.2 所示为在 SS 工艺角下经过校准后的频率随温度变化波形与功耗，此时 CT=110000，RT=011111，频率偏移约从-0.7%至-0.1%，处于频率变化要求范围内（ $\Delta < 1\%$ ），动态平均电流在 $10\mu\text{A}$ 附近。

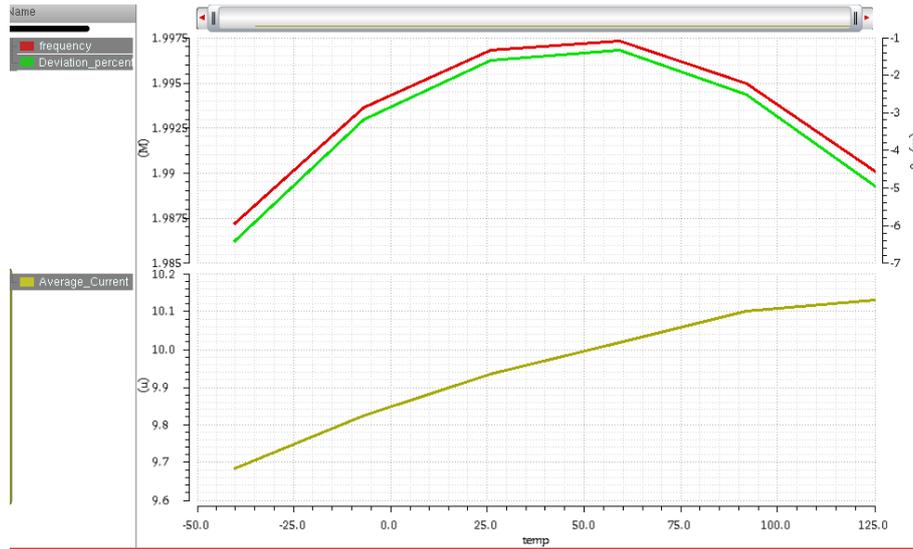


图 4.7.2

FF 工艺角校准

图 4.7.3 所示为在 FF 工艺角下经过校准后的频率随温度变化波形与功耗，此时 CT=000011，RT=100001，频率偏移约从-0.2%至 0.6%，处于频率变化要求范围内（ $\Delta < 1\%$ ），动态平均电流在 $8.5\mu\text{A}$ 附近。

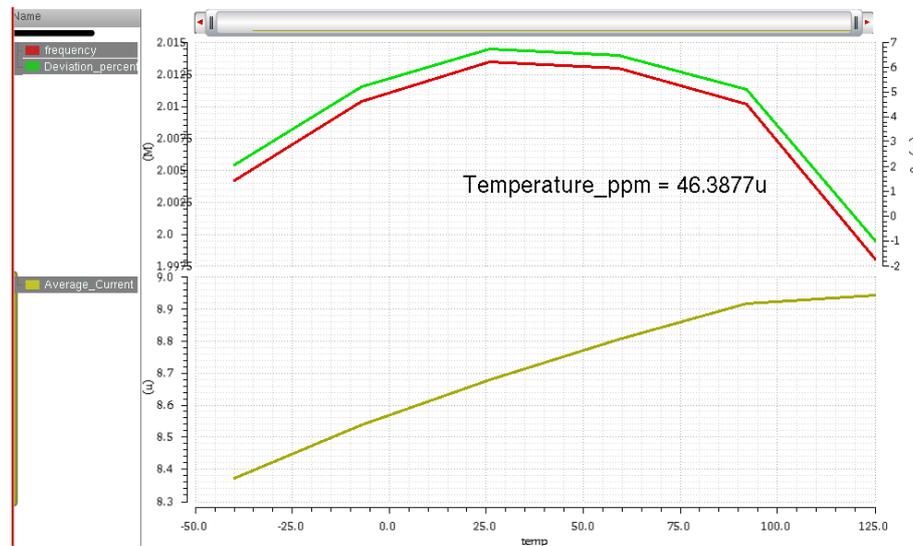


图 4.7.3

SF 工艺角校准

图 4.7.4 所示为在 SF 工艺角下经过校准后的频率随温度变化波形与功耗，此时 CT=100111，RT=100000，频率偏移约从-0.6%至-0.1%，处于频率变化要求范围内（ $\Delta < 1\%$ ），动态平均电流在 9.5 μA 附近。

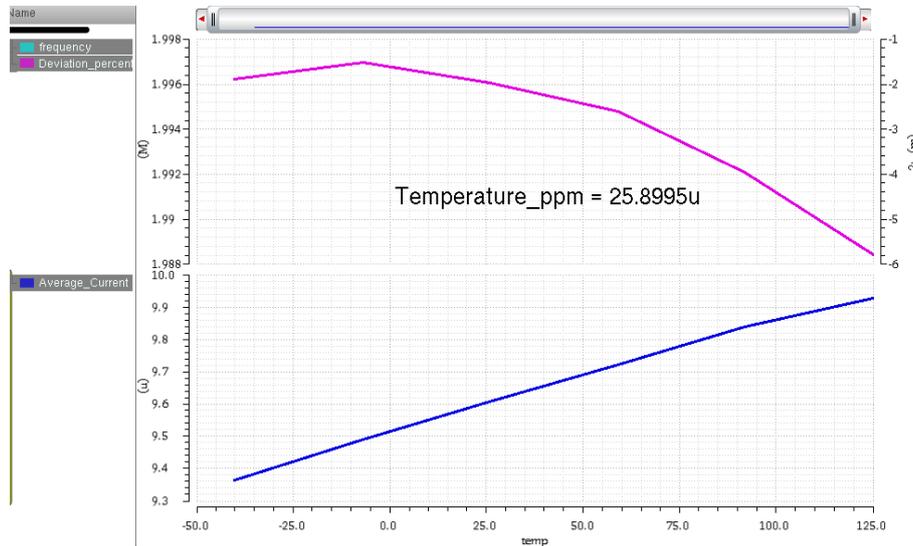


图 4.7.4

FS 工艺角校准

图 4.7.5 所示为在 FS 工艺角下经过校准后的频率随温度变化波形与功耗，此时 CT=100010，RT=011111，频率偏移约从-0.5%至 0.2%，处于频率变化要求范围内（ $\Delta < 1\%$ ），动态平均电流在 9.0 μA 附近。

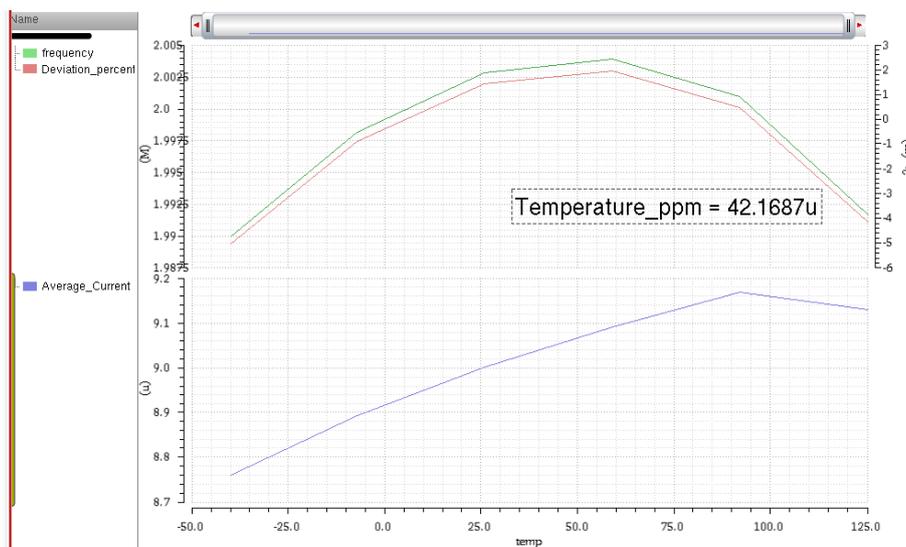


图 4.7.5

4.8. 器件失配蒙特卡洛仿真结果

图 4.8.1 为在标准条件下考虑器件失配进行 100 次蒙特卡洛仿真得到的频率与平均电流的偏差。左图位振荡频率偏差，振荡频率均值 2.01MHz，标准差 σ 为 78.88kHz，计算得到考虑 4.5 个 σ 偏差，振荡频率变化范围为 1.65MHz-2.36MHz，参照 4.8 节对不同 corner 下的频率校准，校准范围至少为 1.25MHz（SS 与 FF 工艺下频率偏差差值），器件失配造成的频率偏差也可通过改变数字调控位进行 trimming，使结果符合要求。

图右为平均电流的蒙特卡洛仿真结果，平均电流均值 9.30 μ A，标准差 σ 为 194.5nA，满足静态电流要求。

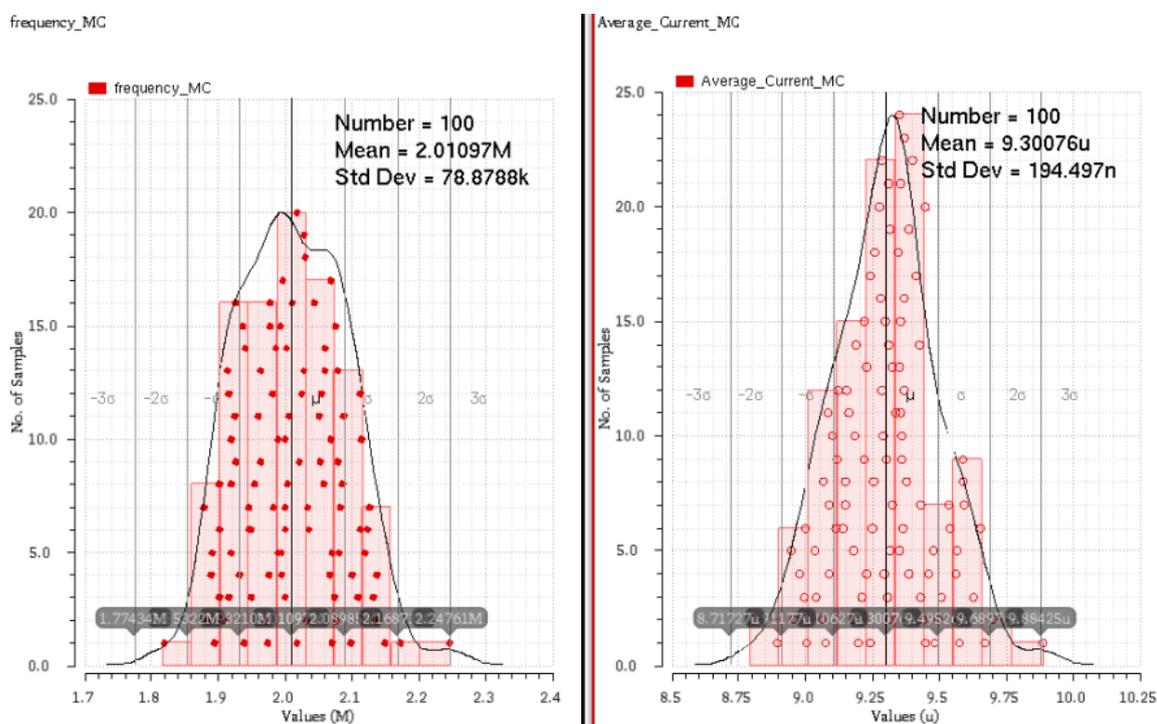


图 4.8.1

5. 版图与验证

5.0. 版图整体布局

本次设计采用 TSMC0.18um_BCD_GenII 工艺，图 5.1.1 为振荡器的整体版图设计，active area 面积为 $277\mu\text{m} \times 196\mu\text{m}$ 。芯片左侧为 VCR 模块，右上方为 LDO 模块，右下方为 OSC 模块。上方外接 PAD 为电流 6 位 trimming，用以调节振荡频率；下方外接 PAD 为 poly 电阻 trimming，用以调节基准电流温度特性，进而调控频率稳定性。

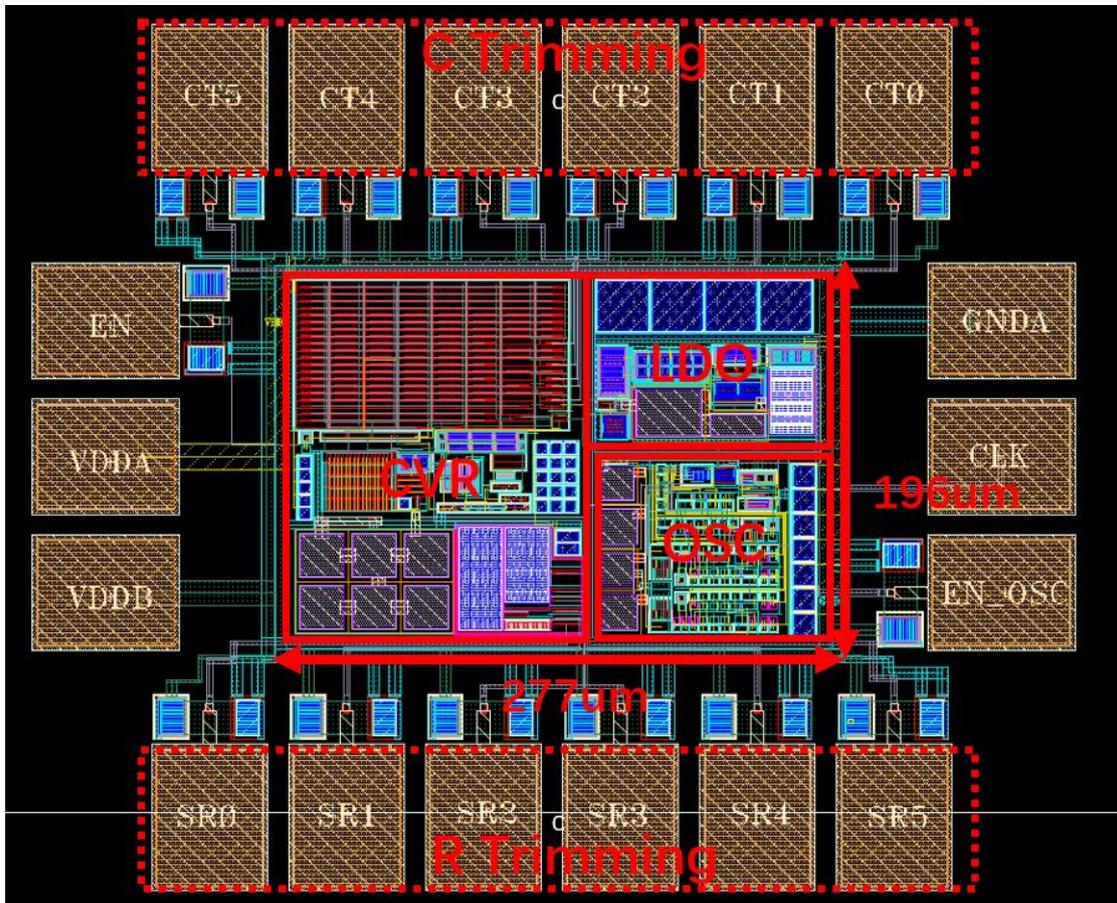


图 5.1.1

5.1. DRC 运行结果

图 5.2.1 为 DRC 运行结果，可见除密度等以.R 结尾的可忽略错误外，版图不存在其它错误。

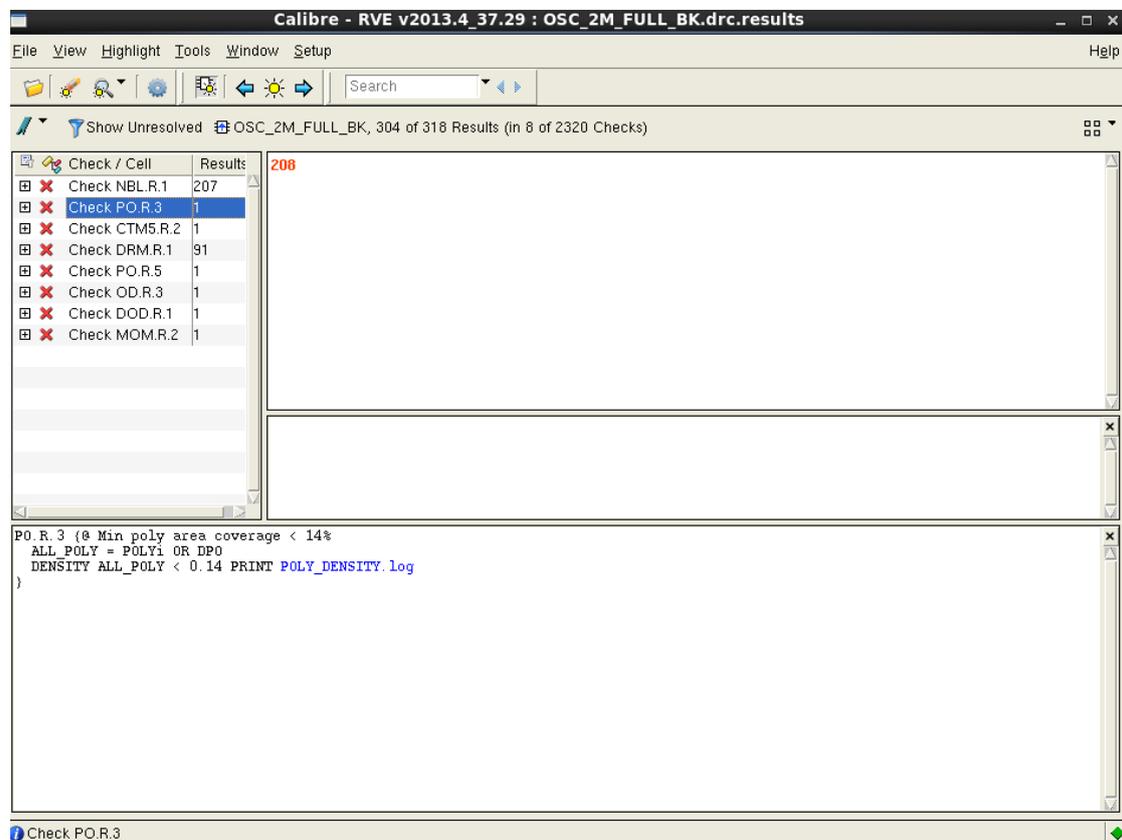


图 5.2.1

5.2. LVS 运行结果

图 5.3.1 为振荡器整体 LVS 运行结果，电路连接正确，无错误。

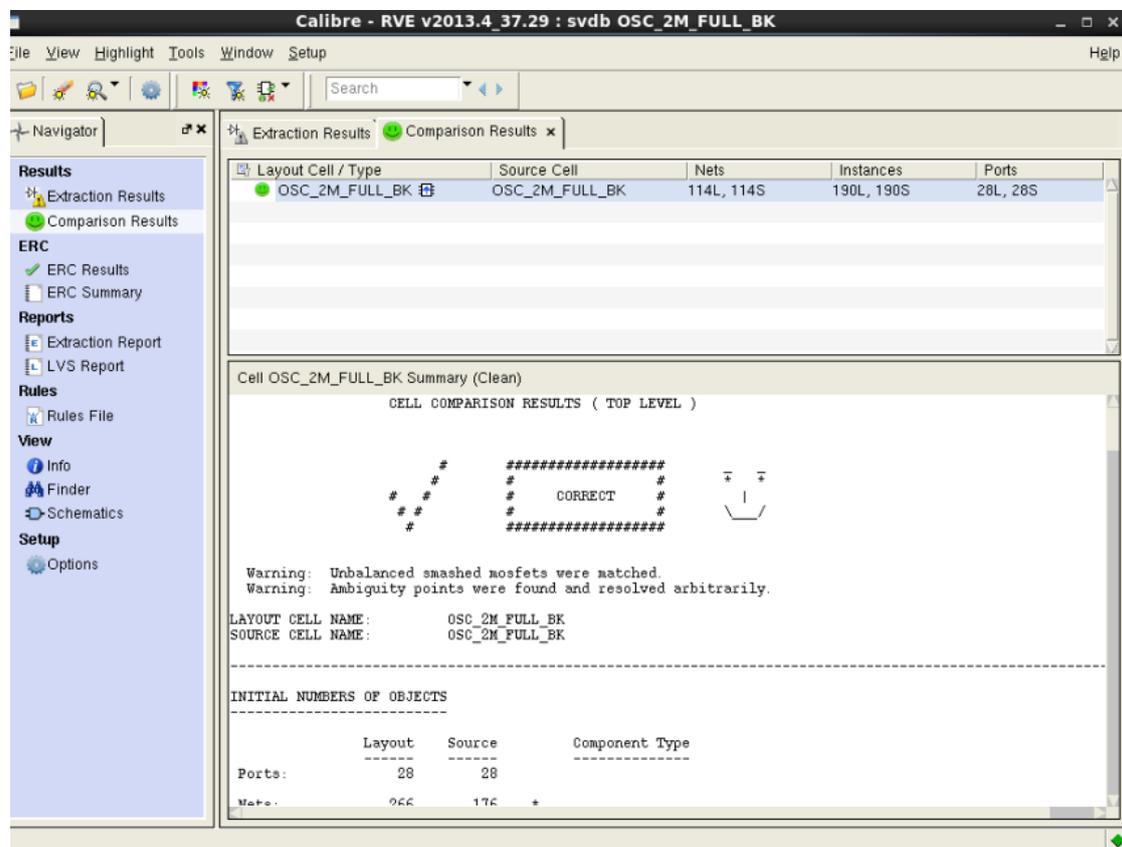


图 5.3.1

5.3. 后仿结果与校准

图 5.4.1 为在后仿标准条件下，电路未经过校准得到频率随温度的变化率，可以看到典型频率、频率稳定性相比于前仿结果均存在偏移，同时平均工作电流存在 $3\mu\text{A}$ 的上升。

对该电路进行数字调控，电阻与电流调控位为：RT=011101，CT=011100。Trimming 后得到的频率稳定性结果如图 5.4.2 所示，此时的典型频率可达到要求。

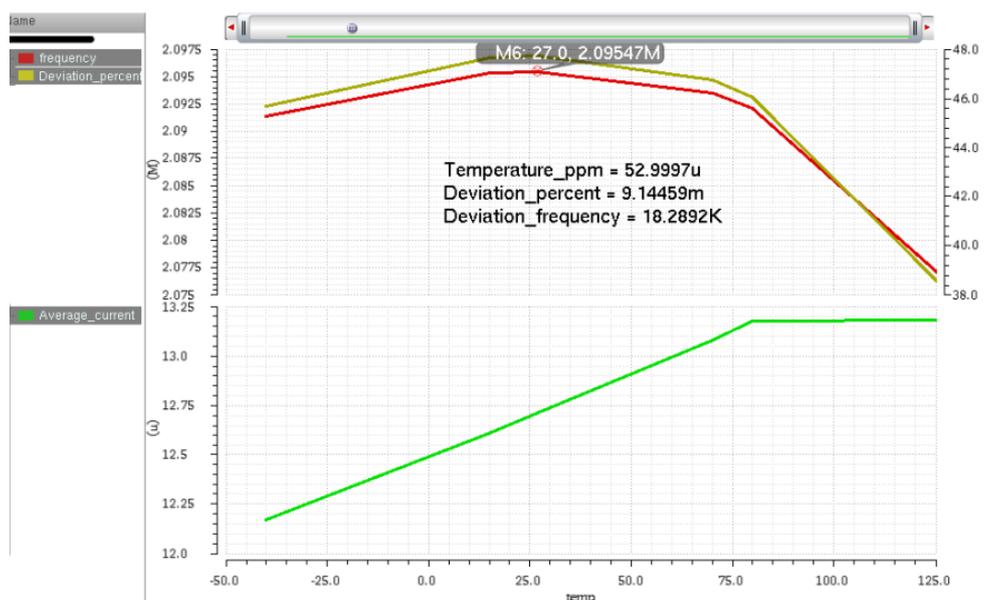


图 5.4.1

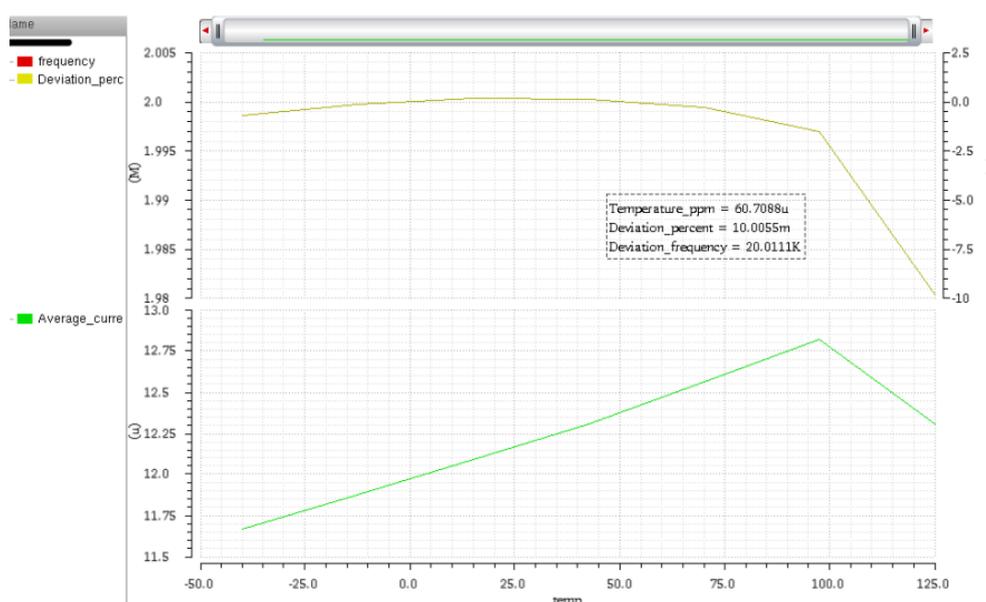


图 5.4.2

图 5.4.3 为后仿标准条件下，频率随电源电压变化关系。由图可见后仿频率稳定性同样能很好地满足要求（偏离<1%）。图 5.4.4 为后仿下振荡器使能与断开，该结果与前仿基本吻合，振荡器能够实现完全关闭与再次开启。

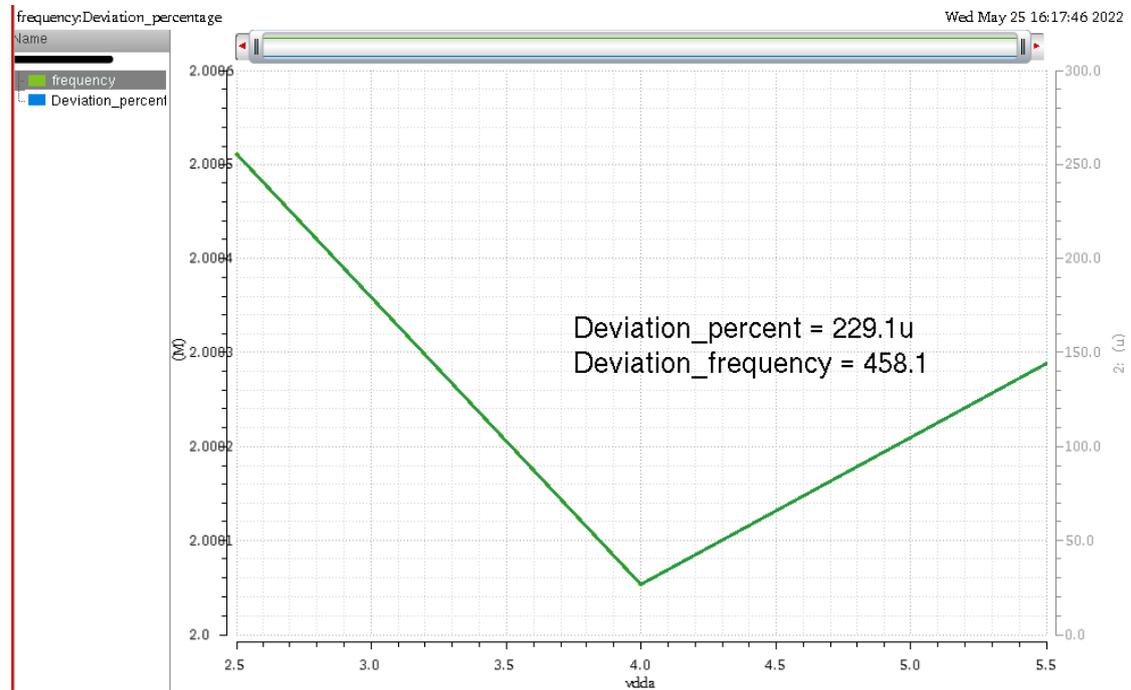


图 5.4.3



图 5.4.4

6. 系统总体性能对比

下表 6.1 总结本设计整体仿真结果，并与设计指标进行对比。

	目的指标	This work
工艺	推荐 CSMC 0.18 μ m	TSMC 0.18μm_BCD_GenII
电源电压范围	2.5V-5.5V	2.5V-5.5V
工作温度范围	-40 $^{\circ}$ C 至 125 $^{\circ}$ C	-40 $^{\circ}$ C 至 125 $^{\circ}$ C
典型频率精度	标准条件（TT，电源 4V，T=27 $^{\circ}$ C）下，频率偏移低于 0.25%	F_{TYP}=2.00004MHz， 典型频率偏移 0.002%
占空比	49.5%<Duty Cycle<50.5%	50%
频率随温度变化	<1.0%（60ppm）	0.48%（29.2ppm）
频率随电源变化	<1.0%	0.0196%
静态电流	<50 μ A	8.4 μA（标准条件下）
是否支持完全关闭	支持	支持
启动时间	完全稳定时间<25 μ s	起振 1 μs ，完全稳定 5 μs
数字修调	建议加入	Poly 电阻 6 位 trimming-频率稳定性 电流镜 6 位 trimming-典型频率
Mismatch 蒙特卡洛	仿真 4.5 个 Sigma 偏差，得到输出时钟的频率范围	F_{TTP}=2.01MHz ，标准差 σ 为 78.88kHz ，trimming 校准后 满足精度要求

表 6.1

下表 6.2 在不同工艺角下进行 trimming 的校准位数选择，以及得到的频率温度变化率，频率变化率均低于 1%，满足要求；静态电流、电路启动、占空比等要求同样可满足，以上未在本表内列出。

工艺角	校准位（CT/RT）	频率稳定性 （相对 2MHz）	静态电流
TT	100000/011111（无校准）	-0.5% ~ 0	<10 μA
FF	000011/100001	-0.2% ~ 0.6%	
SF	100111/100000	-0.6% ~ -0.1%	
FS	100010/011111	-0.5% ~ 0.2%	
SS	110000/011111	-0.7% ~ -0.1%	

表 6.2

7. 总结

考虑题目对于振荡器设计的各项指标, 本组设计了一款集成 LDO, VCR 与 OSC 模块的高精度, 低功耗, 反应快的 RC 振荡器, 其中振荡器模块通过加入数字控制利用 1.5 倍基准电流对振荡周期中因比较器失配和延时造成的频率偏差进行高精度补偿, 以达到较高的频率稳定性。本设计在 TSMC 0.18 μm _BCD_GenII 工艺下进行仿真, 并完成版图设计与验证。总体性能极好地满足题目的所有常规指标和附加指标, 并在频率温度稳定性、电压稳定性、启动时间、静态功耗上性能表现突出, 具备流片应用的潜力。

参考文献

- [1]. C. Chen, C. Zhan, Z. Zhang, N. Zhang and L. Wang, "A 5.72- μW , 1.02-MHz, -40~125 $^{\circ}\text{C}$, 1 μs -Startup Time Relaxation Oscillation with Fully-on-Chip Voltage Reference and LDO Regulator," 2021 IEEE International Conference on Integrated Circuits, Technologies and Applications (ICTA), 2021, pp. 237-238, doi: 10.1109/ICTA53157.2021.9661823.
- [2]. J. Mikulić, G. Schatzberger and A. Barić, "A 1-MHz Relaxation Oscillator Core Employing a Self-Compensating Chopped Comparator Pair," 2018 IEEE International Symposium on Circuits and Systems (ISCAS), 2018, pp. 1-4, doi: 10.1109/ISCAS.2018.8351085.
- [3]. L. Wang and C. Zhan, "A 0.7-V 28-nW CMOS Subthreshold Voltage and Current Reference in One Simple Circuit," in IEEE Transactions on Circuits and Systems I: Regular Papers, vol. 66, no. 9, pp. 3457-3466, Sept. 2019, doi: 10.1109/TCSI.2019.2927240.